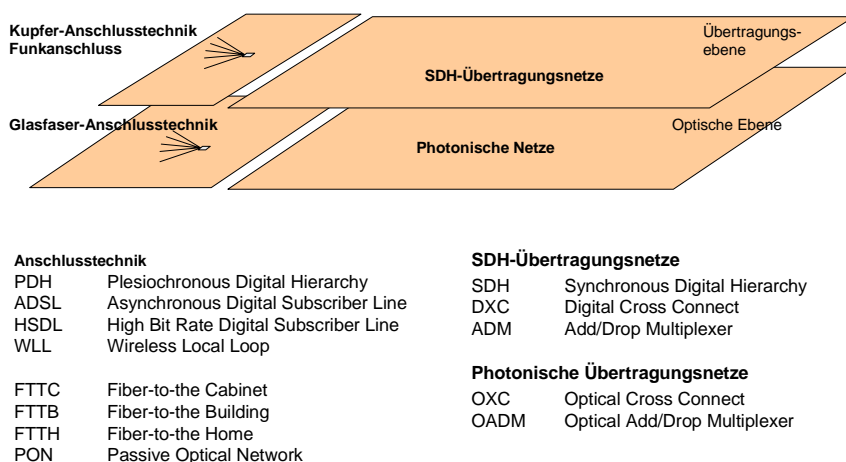


## 2.1 OSI-Referenzmodell: Schicht 1 - Übertragungssysteme

### Inhalt

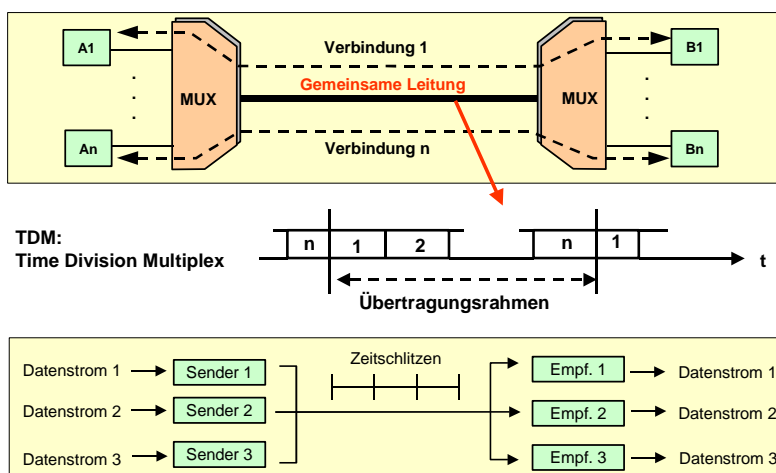
- Plesiochrone Digitale Hierarchie (PDH)
- Synchrone Digitale Hierarchie (SDH)
- Photonische Übertragungssysteme
- Taktrückgewinnung
- Synchronisation von Netzknoten
- Struktur von Übertragungsrahmen

Die Übertragungseinrichtungen können in zwei Übertragungsebenen eingeteilt werden: eine elektrische und eine optische Ebene. Die Anschlusstechnik wird getrennt betrachtet. Hier gehören die Kupferleitungen sowie die verschiedenen Funkzugangstechniken zur elektrischen und die Glasfasersysteme zur optischen Ebene.



Abgesehen von Richtfunk- und Satellitenstrecken erfolgt die Übertragung im Netz selbst immer optisch. Die Endgeräte gehören zur elektrischen Ebene. Die Glasfaser mit Sender (Laser) und Empfänger (Photodiode) repräsentieren die optische Ebene. Können im optischen Bereich auch Glasfasern oder einzelne Wellenlängen in optischen Koppelfeldern durchgeschaltet werden, so ist man im Bereich der optischen oder photonischen Netze. Dabei handelt es sich um Durchschaltevermittlung. Die optische Paketvermittlung ist derzeit im Forschungsstadium.

Bild: Netztechnologien: Übertragung



Die elektronischen Übertragungssysteme verwenden Zeitmultiplextechnik, um die Leitungen bis zu hohen Bitraten auszunützen. Heute werden Zeitmultiplex-Bitströme bis zu 40 Gbit/s erzeugt.

Im Einsatz sind plesiochrone und synchrone Übertragungssysteme.

In modernen Telekommunikationsnetzen verwendet man die Systeme der Plesiochrone Digital Hierarchie (PDH) heute hauptsächlich als Zugangsleitungen. Die Netzknoten werden durch Übertragungssysteme der Synchrone Digital Hierarchie (SDH) Technik verbunden.

Bild: Zeitmultiplexausnutzung einer Leitung

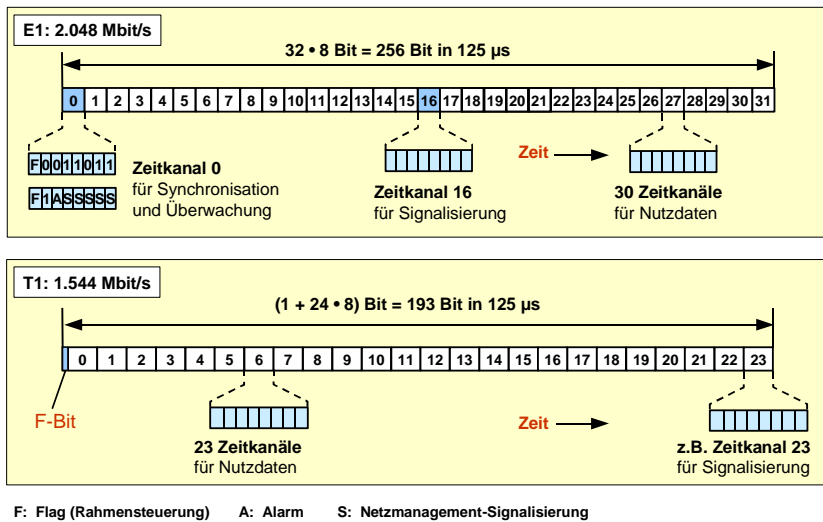


Bild: Übertragungsrahmen E1 und T1

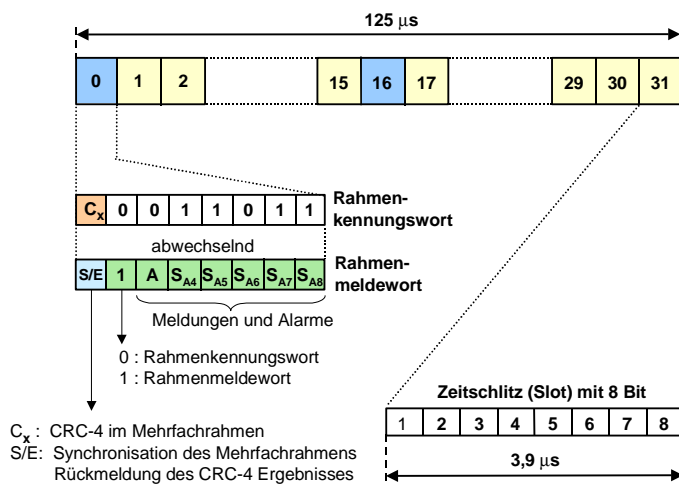


Bild: 2 Mbit/s Übertragungsrahmen

Mit Hilfe des A-Bit und der  $S_A$ -Bit werden Alarme und Meldungen zwischen Sende- und Empfangseinheit ausgetauscht. Das erste Bit des Zeitkanals 0 wird in einen Mehrfachrahmen aus 16 Übertragungsrahmen verwendet. Das zweite Bit ist abwechselnd 0 und 1 und gibt damit an, ob es sich um ein Rahmenkennungswort bzw. Rahmenmeldewort handelt.

### Überwachung der 2 Mbit/s Übertragungsqualität mit einem CRC-4-Verfahren

Die Datenübertragungsqualität der bittransparenten Datenkanäle werden durch eine zyklische Redundanzprüfung (Cyclic Redundancy Check, CRC-4) sichergestellt. Für die Qualitätsüberwachung der 2 Mbit/s Bitstrom werden 16 aufeinander folgende Übertragungsrahmen als Mehrfachrahmen betrachtet, der in zwei Hälften (I und II) zu je 8 Rahmen unterteilt ist. Der resultierende CRC-Rahmen hat somit eine zeitliche Dauer von  $16 \cdot 125 \mu\text{s} = 2 \text{ ms}$ .

### Die Plesiochrone Digitale Hierarchie (PDH)

Alle PDH-Systeme zur Daten- und Sprachübertragung basieren auf der Grundbitrate von 64 kbit/s.

In **Europa** werden 30 Nutzkanäle und 2 Zusatzkanäle zu einem Bitstrom von 2 Mbit/s zusammengefasst. Man spricht von einem PCM30-System oder E1 System (European Transmission Level 1).

In **Nordamerika und Japan** werden 24 Nutzkanäle plus 1 Bit zur Kennung des Übertragungsrahmens zu einem Bitstrom von 1.5 Mbit/s zusammengefügt. Für die Signalisierung kann 1 Nutzkanal zugewiesen werden. Das PCM24-System bezeichnet man auch als T1 System (Transmission Level 1).

Der 2 Mbit/s Übertragungs- oder Pulsrahmen mit 30 Zeitabschnitten mit Nutzdaten zu je 64 kbit/s hat zusätzlich zwei Hilfskanäle für die Synchronisations- und Signalisierungsinformation (Zeitkanal 0 bzw. 16).

Die Bitrate pro Zeitkanal von 64 kbit/s (8 Bit alle 125  $\mu\text{sec}$ ) basiert auf einer Sprachabtastung mit 8 kHz und einer Sprachcodierung von 8 Bit.

Der Rahmen ist  $32 \cdot 8 = 256$  Bit lang und wiederholt sich im Rhythmus von 125  $\mu\text{s}$ . Die Übertragungsdauer eines Kanals beträgt jeweils  $125 \mu\text{s} / 32 = 3,906 \mu\text{s}$ .

Zeitkanal 0 enthält abwechselnd:

- 1) Das **Rahmenkennungswort** zur Kennzeichnung des Rahmenbeginns (Bitfolge 0011011).
- 2) Das **Rahmenmeldewort** mit zwei wichtigen Funktionen: Fehlerüberwachung und Fehlermeldung.

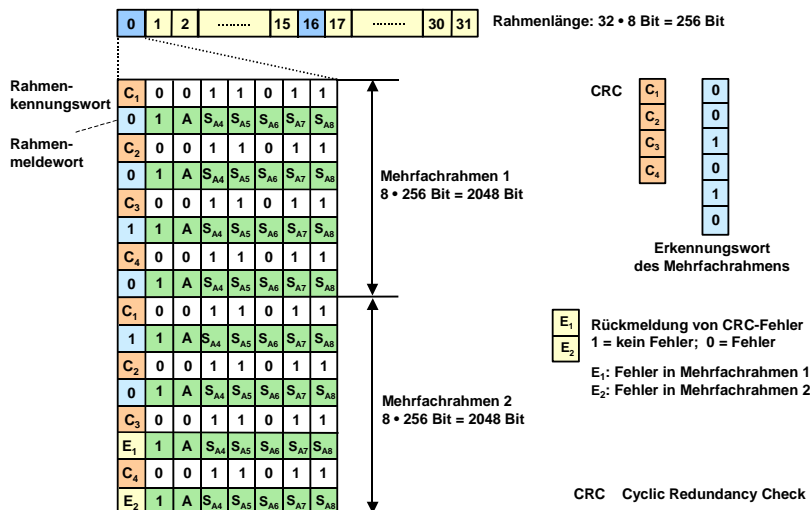


Bild: 2 Mbit/s Mehrfach-Übertragungsrahmen

Zur Bildung der CRC-Worte werden acht aufeinanderfolgende Rahmen durch ein Polynom vierten Grades ( $x^4 + x + 1$ ) binär dividiert. Der 4 Bit breite Divisionsrest wird in den  $C_1$  bis  $C_4$  Bits im Rahmenkennungswort übertragen. Der Empfänger überprüft die CRC-Übertragung. Ist das Resultat unterschiedlich, wurde mindestens ein Bit des Mehrfachrahmens (insgesamt  $8 \cdot 256 \text{ Bit} = 2048 \text{ Bit}$ ) verfälscht. Es kann nicht erkannt werden, ob nur ein Bit oder mehrere Bits während der Übertragung verfälscht wurden.

Mit der E-Bits ( $E_1, E_2$ ) im Meldewort wird das Ergebnis der CRC-Überprüfung an den Sender zurückgemeldet.

Ob der Empfänger sich auf die richtigen 16 Rahmen auf synchronisiert hat, wird erkannt durch das vertikalverteilte Erkennungswort des Mehrfachrahmens (001010). Die einzelnen Bit werden in den Meldeworten übertragen.

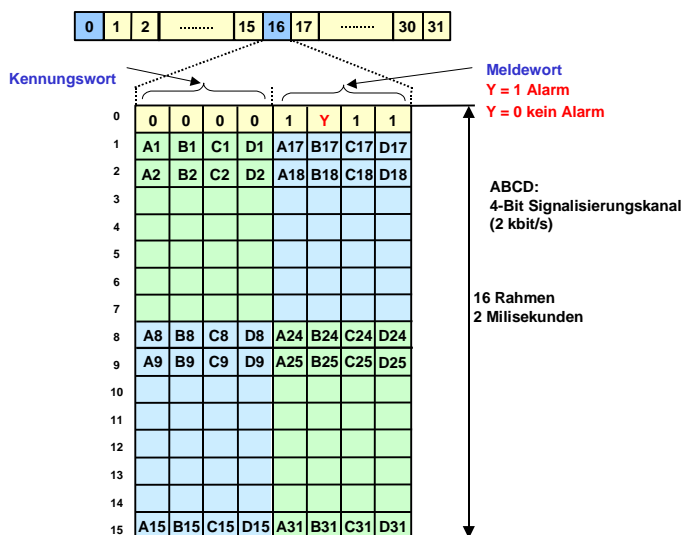


Bild: 2 Mbit/s Übertragung: Signalisierungskanal

## Kanalgebundene Signalisierung

Bei der kanalgebundenen Signalisierung steht jedem Nutzkanal eine fest zugeordnete Signalisierungskapazität zur Verfügung, unabhängig davon, ob aktuell gerade Signalisierungsinformation übertragen werden muss oder nicht.

Bei der 2 Mbit/s Übertragung werden sämtliche Signalisierungsinformationen mit Hilfe von ABCD-Bits übertragen. Jeder der Signalisierungskanäle hat eine Wortbreite von 4 Bit und wird nur in jedem sechzehnten Übertragungsrahmen einmal übertragen, d.h. mit  $8000 [1/s] \cdot (1/16) \cdot 4 \text{ bit} = 2 \text{ kbit/s}$ .

Zwei zusätzliche 2-kbit/s-Kanäle dienen zur Synchronisation (Kennungswort) und zur Übertragung von Signalisierungsalarmen (Meldewort).

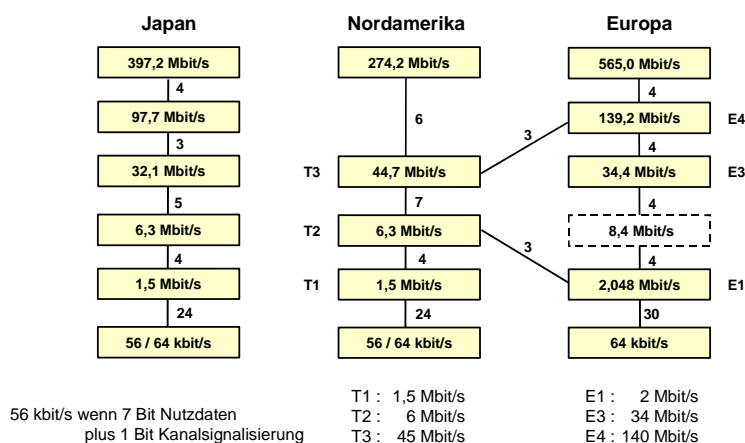


Bild: Plesiochrone Digitale Hierarchie (PDH)

Aus dem PCM-30-Grundsystem hat sich schrittweise die Plesiochrone Digitale Hierarchie (PDH) entwickelt. Je vier Untersysteme werden zu einem Obersystem vereinigt ( $E_2, E_3$  und  $E_4$  mit 8, 34 bzw. 140 Mbit/s). 16 Kanäle zu je 2 Mbit/s werden heute direkt zu einem 34 Mbit/s Bitstrom zusammengeführt.

Die nordamerikanische Hierarchie basierend auf 24 Basiskanäle zu 64 kbit/s verwendet Bitraten von 1,5 Mbit/s, 6,3 und 45 Mbit/s ( $T_1, T_2, T_3$ ). Die japanische Hierarchie basiert ebenfalls auf 24 Basiskanäle und benutzt teilweise andere Bitraten.

Die höchsten Bitraten kommen in älteren transozeanischen Übertragungssystemen vor.

0 0 0

[illegible]

0 1 0 0 0

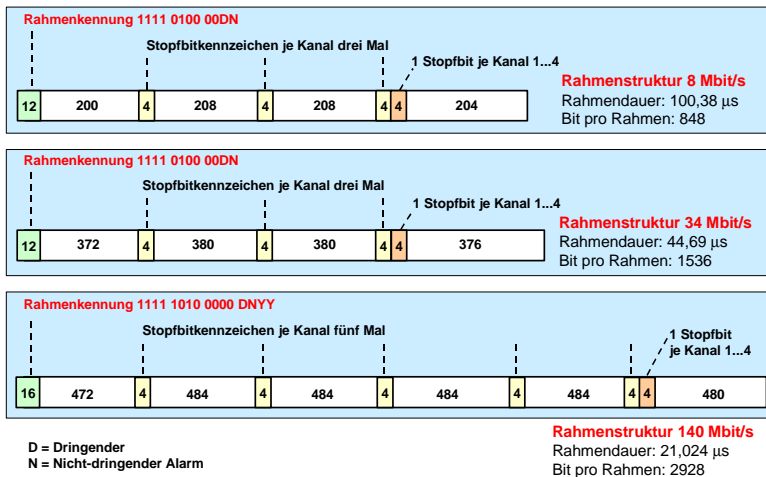


Bild: PDH-Übertragungsrahmen

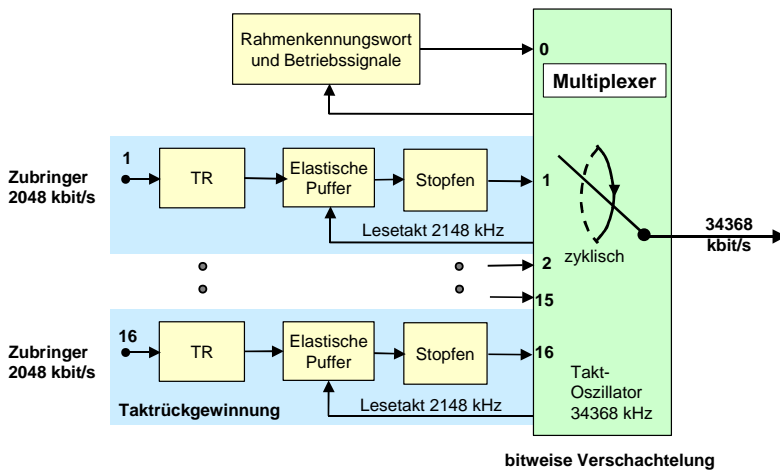


Bild: Funktionsprinzip eines PDH-Multiplexers für 34 Mbit/s

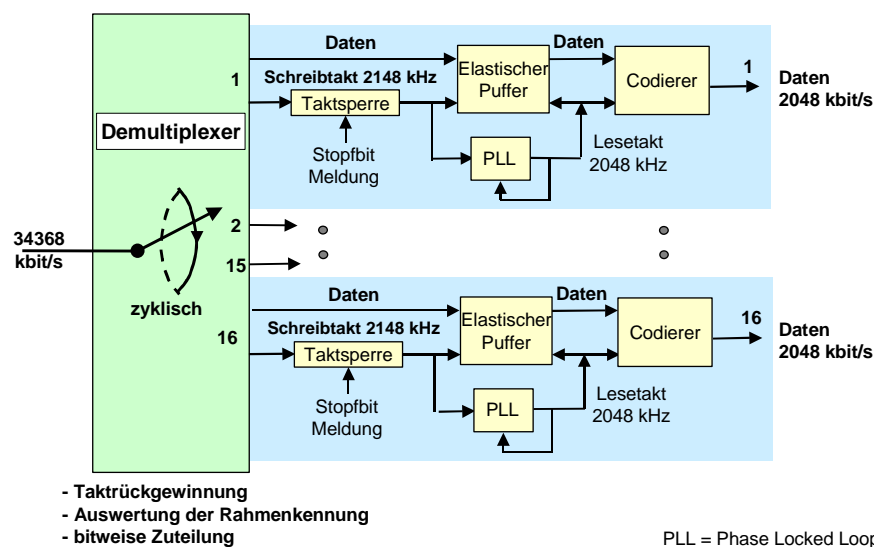


Bild: Funktionsprinzip eines PDH-Demultiplexers für 34 Mbit/s

Die PDH-Multiplexrahmen haben

- unterschiedliche Strukturen,
- unterschiedlich lange Rahmenkennungsworte,
- unterschiedliche Rahmendauer,
- Die Anzahl Bit pro Rahmen ist nicht ein Vielfaches der anderen Rahmen der PDH-Hierarchie.

Ein 64kbit/s-Kanal in einem Multiplex-Rahmen kann nur zugegriffen werden, wenn bis zu einem E1-System (2 Mbit/s) demultiplext wird.

In einem PDH-Multiplexer für 34 Mbit/s wird zuerst für jedes ankommende 2-Mbit/s-Signal der Takt abgeleitet und den Bitstrom in einen elastischen Pufferspeicher eingeschrieben. Aus diesem Puffer werden die Daten mit einem Takt von 2148 kHz ausgelesen, der über die Teilung durch den Faktor sechzehn aus dem Takt des Ausgangssignals erzeugt wird. Durch den schnelleren Auslesetakt von 2148 kHz gegenüber dem Einschreibtakt von 2048 kHz würde der Pufferspeicher ohne Gegenmaßnahmen leerlaufen. Der Auslesevorgang wird zyklisch immer wieder angehalten, um die Daten der anderen Zubringer, das Rahmenkennungswort und die Alarmmeldung dem Bitstrom hinzuzufügen. Wird die Taktdifferenz zwischen Lese- und Schreibtakt zu groß, wird ein zusätzliches Bit eingefügt, das als Stopfbit bezeichnet wird.

Im Demultiplexer wird der Empfangstakt aus dem codierten Eingangssignal abgeleitet. Mit diesem Takt wird das Empfangssignal in einen Binärcode gewandelt und nach dem Rahmenkennungswort gesucht:

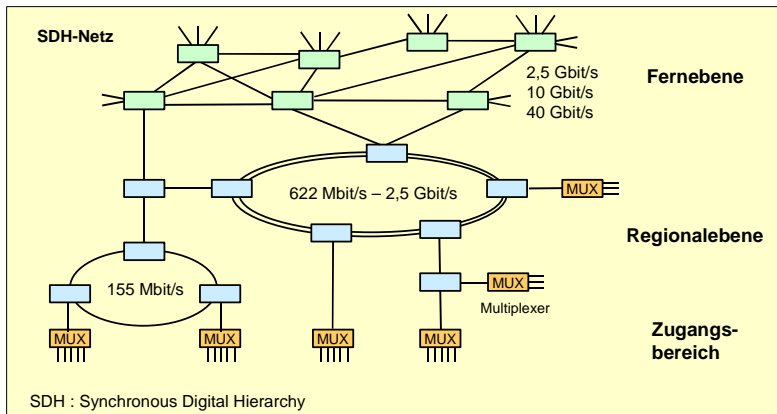
- Drei korrekt aufeinanderfolgende Rahmenkennungsworte führen zur Rahmensynchronisation.
- Vier aufeinanderfolgende Rahmen, in den das Rahmenkennungswort nicht entdeckt werden kann, führen zum Synchronisationsverlust.

Die Informationen des Meldewortes werden ausgewertet und die Signale wieder auf das entsprechende PCM-30 Untersystem verteilt. Steht ein Stopfbit oder ein Bit zur Stopfkennung an, wird der Takt angehalten.



Mit einem PLL (Phase Lock Loop) wird aus dem lückenhaften Takt der Mittelwert ausgefiltert, der genau der Taktfrequenz des Senders des entfernten Untersystem entspricht. Mit diesem rückgewonnenen Takt wird die Information kontinuierlich aus dem Pufferspeicher ausgelesen. Dieser Vorgang verläuft also umgekehrt symmetrisch zum Schreib/Lese-Vorgang auf der Sendeseite. Das Signal wird anschließend codiert und an der Schnittstellenkarte des Untersystems abgegeben.

## Die Synchrone Digitale Hierarchie (SDH)



**SDH-Netz:**  
Autonomes Übertragungsnetz mit schneller Rekonfigurierung bei Knoten- und Leitungsausfällen  
**Übertragungsbitraten:** 155 Mbit/s, 622 Mbit/s, 2,5 Gbit/s, 10 Gbit/s, 40 Gbit/s

Bild: SDH-Netztopologie

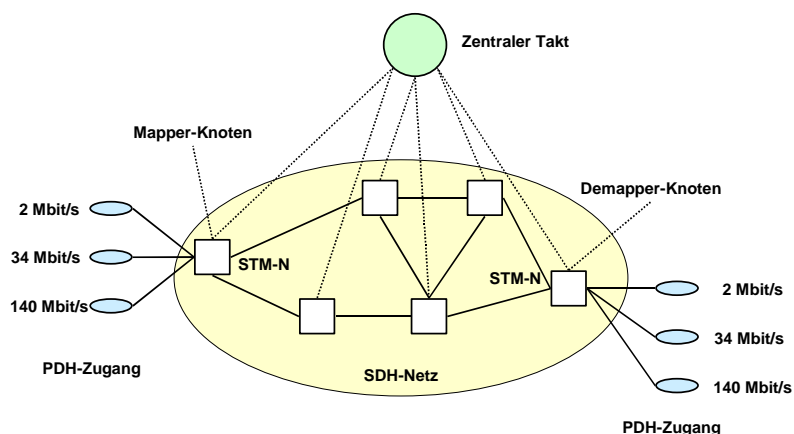


Bild: Synchronisation eines SDH-Netzes

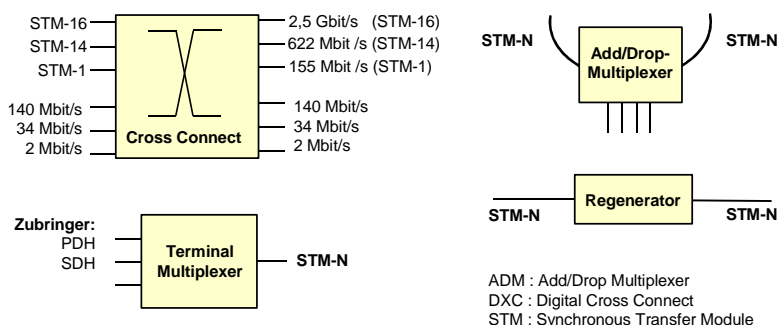


Bild: SDH-Netzelemente

Ein SDH-Netz ist ein autonomes und flexibles Übertragungsnetz mit schneller Rekonfigurierung bei Knoten- und Leitungsausfällen.

Die standardisierten Übertragungsbitraten sind grob 155 Mbit/s, 622 Mbit/s, 2,5 Gbit/s, 10 Gbit/s und 40 Gbit/s. Stets mit einem Multiplexfaktor von 4.

Im Zugangsbereich ist die Netztopologie vorwiegend sternförmig, aber für Businesskunden werden auch selbstheilende Doppelringe verwendet. Im Regionalbereich werden speziell Ring-Strukturen realisiert. In der Fernebene wird stark vermascht, wobei die Vermaschungsstruktur operativ oft aus Doppelringen besteht, da sie einfacher zu betreiben sind und eine Selbstheilung innerhalb von 50 ms garantieren.

SDH-Knoten werden über eine eigenständige hierarchische Taktverteilung synchronisiert. Eine Haupttaktquelle (PRS = Primary Reference Source) muss eine Frequenzgenauigkeit besser als  $1 \cdot 10^{-11}$  aufweisen. Sie ist als ein frei schwingender Generator definiert und wird nicht von einem anderen Takt synchronisiert. Üblicherweise wird dazu eine Anordnung von zwei oder mehr Cäsium-Atomnormale verwendet. Die Genauigkeit eines Cäsium-Normales beträgt  $1 \cdot 10^{-12}$ . Es werden auch GPS-Taktquellen (GPS = Global Positioning System) eingesetzt. Diese Systeme verwenden meistens einen Rubidium-Generator, welcher vom GPS synchronisiert wird und erreicht eine Genauigkeit von circa  $1 \cdot 10^{-12}$ .

Vier Typen von SDH-Netzelementen sind zu unterscheiden: Digital-Crossconnect (DXC), Add-and-Drop Multiplexer (ADM), Terminal-Multiplexer und elektronische Regeneratoren.

Alle Netzelemente führen eine 3R-Verstärkung (Amplitude, Pulsform und zeitliche Lage des Pulses) durch. Abgesehen vom Regenerator multiplexen die Netzelemente PDH- und SDH-Kanäle auf verschiedene Weise.

Zu beachten ist, dass es sich hier immer um Durchschaltvermittlung von PDH- und SDH-Kanälen handelt.

Aufgaben der multiplexfähigen Netzelemente:

- **DXC:** Durchschalten von PDH- und SDH-Bitströmen verschiedener Bitraten.
- **ADM:** Hauptteil der Bitströme bleibt auf dem Ring. Eingefügt bzw. herausgenommen werden terminierend Bitströme.
- **Terminal Multiplexer:** Konzentration/Expansion von PDH-Bitströmen.

Besonders in den Netzen privater Netzbetreiber ist der digitale Richtfunk das Rückgrat digitaler Kommunikation. Bei niedrigem Verkehrsaufkommen sind die 155 Mbit/s des SDH-Standards deutlich überdimensioniert. Um hier eine wirtschaftliche Lösung zu ermöglichen, bieten die Richtfunk- Systemhersteller auch Übertragungssysteme an, die bei 51 Mbit/s arbeiten und auf dem SONET-Standard basieren (STS-1).

Add/Drop-Multiplexer (ADM) erlauben im Ortsnetz neue Netzstrukturen in Form synchroner Ringe. Ein solcher Ring ist bei geschickter Auslegung selbstheilend, d.h. bei Unterbrechung einer Richtung ist er auch ohne Eingriff des Netzmanagements in der Lage, die Übertragung aufrechtzuerhalten (automatische Ersatzschaltung).

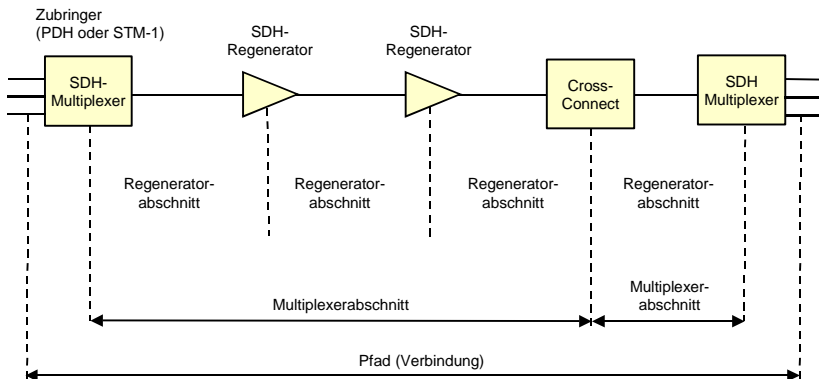


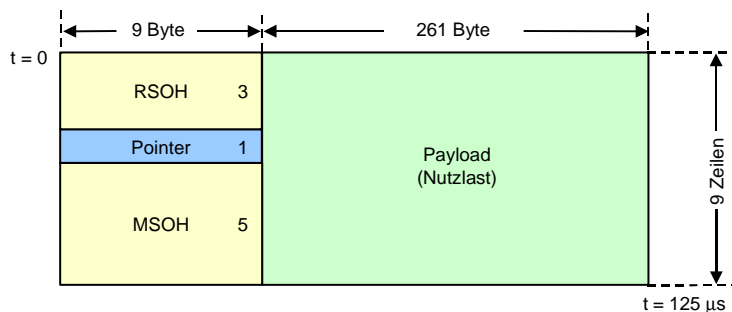
Bild: SDH-Übertragungsstrecke

Eine typische SDH-Übertragungsstrecke umfasst zwei Arten von Transportabschnitten:

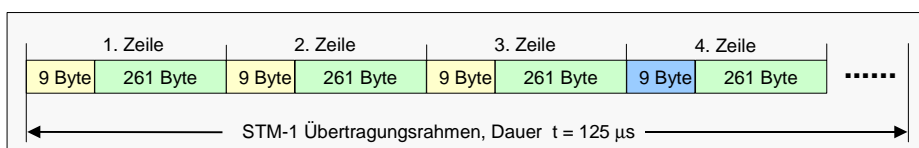
**Regenerator Section** (Regeneratorabschnitt): zwischen allen Netzelementen.

**Multiplexer Section** (Multiplexerabschnitt): zwischen Multiplexern, Cross-Connects und Add/Drops.

Die Qualität der Abschnitte können durch sogenannte B-Bytes im STM1-Rahmenoverhead überwacht werden.



Der STM-1-Rahmen wird üblicherweise in der bildlichen Darstellung mit 9 Zeilen zu je 270 Byte strukturiert. Die zeitlich Reihenfolge der Übertragung der einzelnen Bitzustände erfolgt pro Zeile von links nach rechts. Die Übertragungsgeschwindigkeit berechnet sich zu  $(270 \cdot 9 \cdot 8 \text{ Bit}) / 125 \mu\text{s} = 155,52 \text{ Mbit/s}$ .



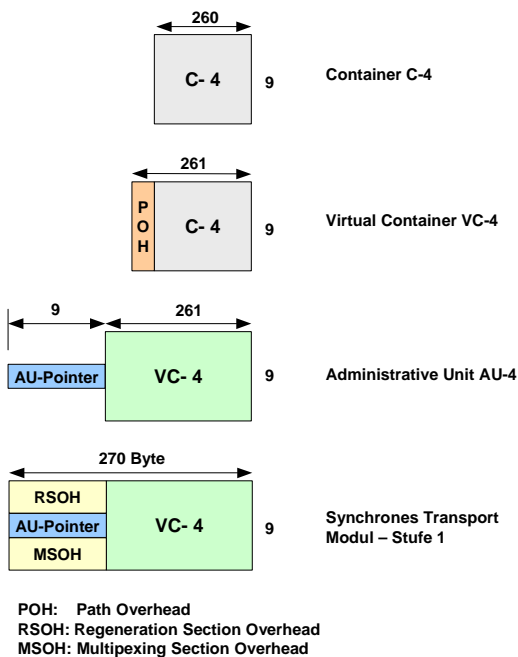
RSOH: Regenerator Section Overhead  
MSOH: Multiplexer Section Overhead

STM: Synchronous Transfer Module

STM-1: 155 Mbit/s  
Payload: 150 Mbit/s  
Overhead: 5 Mbit/s

Bild: STM-1 Rahmen

Die Rahmenwiederholfrequenz berechnet sich aus der Rahmendauer zu 8000 Hz. An jedem Kreuzungspunkt von Zeile und Spalte, der ein Byte symbolisiert, findet sich ein Kanal mit 64 kbit/s (8 Bit · 8000 /s )



In der SDH-Terminologie betrachtet man als Payload-Einheit für den STM-1 Übertragungsrahmen ein sogenannter **Container C-4**. Dies ist der Byte-Bereich, wo die Bitraten der PDH-Bitströme durch eine Abbildungsvorschrift eingefügt werden können bzw. der 150 Mbit/s Nutz-Bitstrom eines STM-1 übertragen wird.

Durch Zufügen einer Byte-Spalte, der Pfad-overhead (POH, Pfadoverhead) entsteht ein **virtueller Container VC-4**.

Durch Hinzufügung eines Zeigers (Pointer) entsteht eine Einheit, die man in einem Netz einsetzen kann: eine administrative Einheit (administrative Unit AU-4).

Zusammen mit dem Regeneration- bzw. Multiplex-Section erhält man den STM-1 Übertragungsrahmen.

Bild: Terminologie in SDH

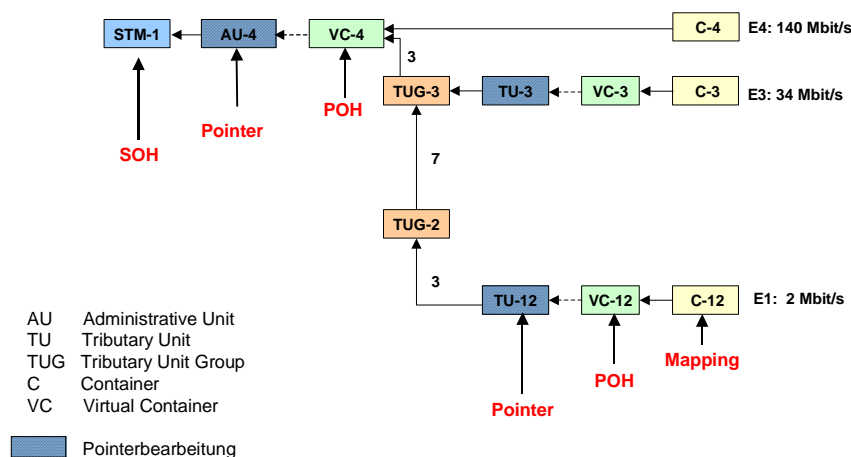


Bild: Abbildung der E-Systeme in der SDH

Zur Abbildung von E1- bzw. E3-Bitströmen gilt eine ähnliche Terminologie. Ein C-12 Container mit 2 Mbit/s wird zum V-12 durch den Path-Overhead, danach zu Tributary Unit durch Zufügen eines Pointers, und durch Verschachtelung von drei Tributary Units zu einem Tributary Unit Group 2. Durch Verschachtelung von weiteren sieben solchen Einheiten entsteht einen Tributary Unit Group 3. Drei solche Gruppen passen in einem VC-4. Es können somit  $3 \times 7 \times 3 = 63$  PCM-30 Bitströme in einem 155 Mbit/s STM-1 Rahmen übertragen werden.

Für einen 34 Mbit/s Anschluss gilt ähnliches. Mögliche Mischungen:  $63 \times E1$ ,  $42 \times E1 + 1 \times E3$ ,  $21 \times E1 + 2 \times E3$  oder  $3 \times E3$ .

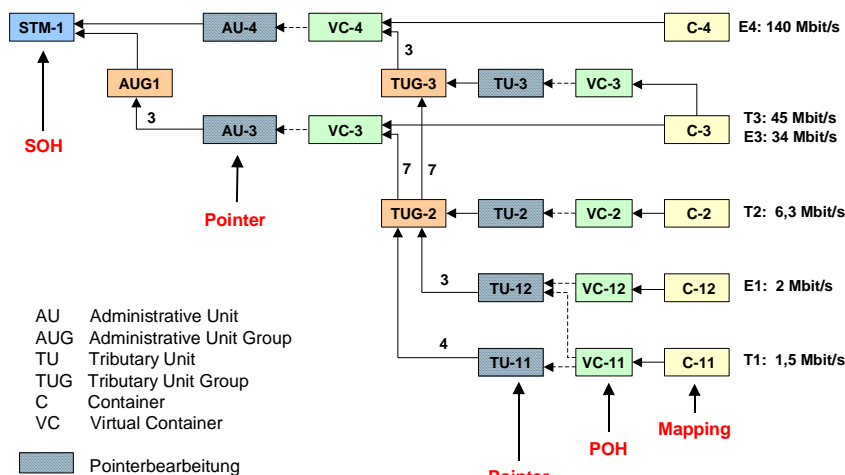
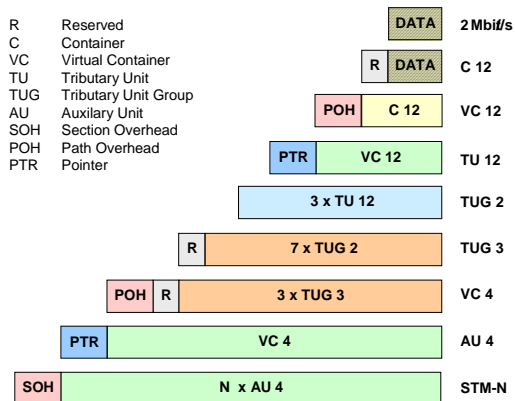


Bild: Abbildung in der SDH

Betrachtet man auch die nordamerikanischen Bitraten, so entsteht ein umfangreicheres Schema, wobei allerdings die Abbildungsstruktur erhalten bleibt.



Die einzelnen Zubringersignale werden somit in speziell für sie vorgesehene Containertypen abgebildet. Die Größe der Container ist einerseits so standardisiert, dass Schwankungen der plesiochronen Zubringersignale genügend Raum finden und andererseits die Containerverschachtelung innerhalb des Rahmens optimiert erfolgen kann. Deshalb sind die Container deutlich größer, als es aufgrund der maximalen Zubringerschwankungen erforderlich wäre. Ständig oder zu bestimmtem Zeitpunkt nicht mit Nutzinformation belegter Raum innerhalb der Container wird gestopft.



Im Bild ist die Abbildungsprozedur von 63xE1 Bitraten zu einem STM-N anders dargestellt. Dabei ist N = 4, 16, 64, 96 mit den Bitraten 622 Mbit/s, 2,5 Gbit/s, 10 Gbit/s und 40 Gbit/s. Der Multiplexvorgang von einem STM-4 Rahmen entsteht durch byteweise Verschachtelung von vier STM-1 Rahmen.

Die Rahmendauer ist immer 125 µs, nur die Anzahl Byte pro Rahmen wird entsprechend größer.

Bild: Abbildungsprinzip in SDH

<b>RSOH</b>	<b>A1</b>	<b>A1</b>	<b>A1</b>	<b>A2</b>	<b>A2</b>	<b>A2</b>	<b>J0</b>	n	n
Regenerator	<b>B1</b>	m	m	<b>E1</b>	m		<b>F1</b>	n	n
Section Overhead	<b>D1</b>	m	m	<b>D2</b>	m		<b>D3</b>		
	<b>Pointer</b>								
<b>MSOH</b>	<b>B2</b>	<b>B2</b>	<b>B2</b>	<b>K1</b>			<b>K2</b>		
Multiplexer	<b>D4</b>			<b>D5</b>			<b>D6</b>		
Section Overhead	<b>D7</b>			<b>D8</b>			<b>D9</b>		
	<b>D10</b>			<b>D11</b>			<b>D12</b>		
	<b>S1</b>	z1	z1	z2	z2	<b>M1</b>	<b>E2</b>	n	n

### Section Overhead (SOH)

Der SOH nimmt mit einer Kapazität von 5,1 Mbit/s kaum mehr als 3% des Übertragungsvolumens in Anspruch. Der SOH kann als Block der Größe 9 x 9 Byte betrachtet werden. Die Übertragungskapazität beträgt 9 x 9 x 64 kbit/s = 5,184 Mbit/s.

Der obere Teil des SOH wird als RSOH (Regenerator-SOH), der untere als MSOH (Multiplexer-SOH) bezeichnet. Der RSOH ist allen Netzelementen zugänglich. Er kann von einem dazu berechtigten Netzelement ausgelesen und verändert werden. Der MSOH wird über den gesamten Multiplexabschnitt - von Anfang bis Ende - unverändert übertragen und darf somit nur von Cross-Connects; Add/Drops und Terminal Multiplexer verändert werden.

Die **Synchronisationsinformation A1 und A2** wird dreifach wiederholt. Dies dient weniger der Synchronisationssicherheit, sondern ist auf die Evolution der SDH aus dem amerikanischen SONET-Standard zurückzuführen.

**B-Bytes** überwachen die Qualität der Übertragung:

- B1 auf Regeneratorabschnitten,
- B2 auf Multiplexabschnitten.

Bild: Aufbau des Section Overhead (SOH)

<b>A1, A2</b>	<b>Rahmensynchronisation</b>
<b>B1, B2</b>	<b>Qualitätsüberwachung (Paritätsvergleich)</b>
D1...D3	RSOH-Netzmanagement (192 kbit/s)
D4...D12	MSOH-Netzmanagement (576 kbit/s)
E1, E2	Sprechverbindung
F1	Wartung
J0	Regenerator Section Trace (Kennzeichnung Sender)
K1, K2	Steuerung für Ersatzschaltung / Alarmmeldungen
S1	Kennzeichnung Taktqualität
M1	Rückmeldung Übertragungsfehler (BIP)
z1, z2	Reserve
m	Mediumabhängig (z.B. Richtfunk, Satellit)
n	Nationale Anwendung



Das Bild zeigt die Erzeugung von BIP-8 und BIP-24. Mit dem BIP-Verfahren ist nicht die exakte Zahl von Übertragungsfehlern ermittelbar, da innerhalb einer vertikalen Reihe ein Doppelfehler nicht erkannt wird.

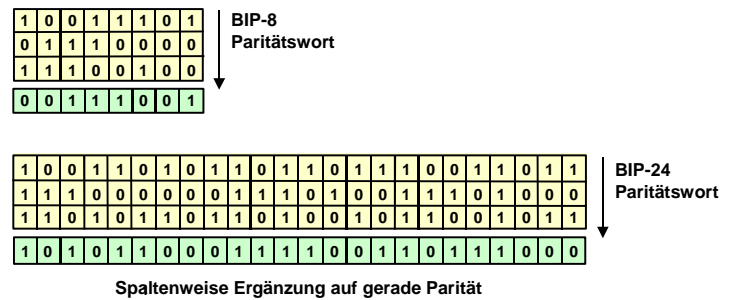


Bild: Bildung der Paritätsworte

## Wertebereich des Pointers

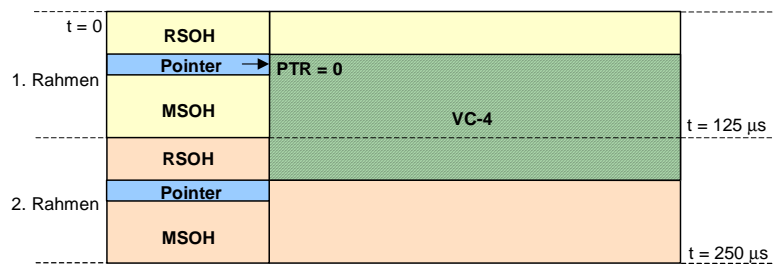
Der Pointer des VC-4 gibt den Ort an, wo der VC-4 beginnt. Er gibt dabei den Offset zwischen dem Ende des Pointer-Feldes und dem Beginn des VC-4 in 3-Byte Schritten an. Das bedeutet, dass ein VC-4 nicht an jeder beliebigen Stelle innerhalb des Payloadbereiches anfangen kann, sondern nur bei jedem dritten Byte. Der Pointer kann keine negativen Werte annehmen.

Der kleinste Wert des Pointers (PTR=0) entsteht dann, wenn der VC-4 unmittelbar nach dem PTR anfängt. Die Lage dieses VC-4 liegt dann mit genau drei Zeilen im nächsten STM-Rahmen.

Der größte Wert des Pointers (PTR = 782) wird dann erreicht, wenn der VC-4 genau 3 Bytes vor dem Beginn des Pointer-Feldes des nächsten STM anfängt. Der Wert errechnet sich durch:  $(261 \text{ Bytes} \times 9 \text{ Zeilen}) / 3 - 1 = 782$ . Der dazugehörige VC-4 liegt dann fast drei Zeilen im übernächsten STM-Rahmen.

Abhängig vom Pointerbeginn kann sich ein VC-4 über drei STM-1 Rahmen erstrecken.

## Pointerminimum



## Pointermaximum

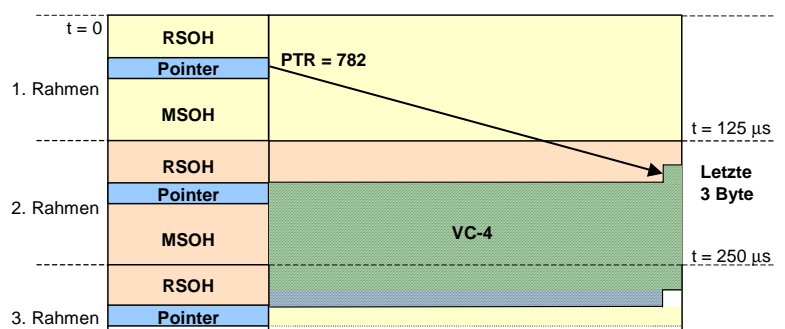


Bild: Pointerminimum und Pointermaximum

In den Quellen der Zubringersignale und beim Übergang zwischen verschiedenen SDH Netzen treten Taktschwankungen auf. Sie sind darauf zurückzuführen, dass es für die unterschiedlichen Netzelemente und in den einzelnen SDH Netze verschiedene Taktquellen gibt. Diese geringe Taktschwankungen werden durch Pointeradjustierung ausgeglichen.

## Pointeradjustierung

Tritt nun eine Taktschwankung auf, die größer ist als 3 Byte, so kann sie durch Verschieben des VC-4 im Payloadfeld ausgeglichen werden. Gleichzeitig wird der Wert des Pointers inkrementiert oder dekrementiert. Nach einer solchen Pointeraktion bleibt der Pointer mindestens 3 STM-Rahmen lang unverändert.

Im ersten Beispiel ist die Taktquelle des Signals zu langsam, das heißt, es kommen zu wenig Daten in den SDH Knoten, um den VC-4 vollständig zu füllen. Daher wird zwischen dem n-1-ten VC-4 und dem n-ten VC-4 eine 3 Byte große Lücke gelassen und der Pointer um 1 inkrementiert. Der n-te VC-4 fängt um 3 Byte später an als der n-1-te VC-4 im vorigen STM-Rahmen.

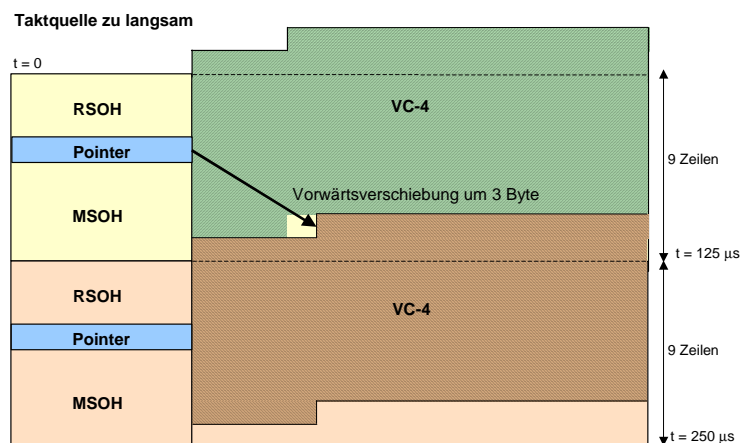


Bild: Positive Pointeradjustierung

Im zweiten Beispiel ist die Taktquelle des Signals zu schnell, das heißt, es kommen zu viele Daten in den SDH Knoten, und der VC-4 läuft über. Der Beginn des n-ten VC-4 wird um 3 Byte nach vorne verlegt und der Pointer um 1 dekrementiert. Da aber an der Stelle, an der der n-te VC-4 anfangen sollte, noch Daten des n-1-ten VC-4 stehen, muss irgendwo Platz für die übergelaufenen Daten geschaffen werden. Dazu sind 3 Byte am Ende des Pointer-Feldes reserviert, in die jene 3 Bytes eingetragen werden, die am Anfang des n-ten VC-4 stehen sollten. Der n-te VC-4 ist daher um 3 Byte kürzer und kann früher enden. So wurde Platz für die zu rasch ankommenden Daten geschaffen.

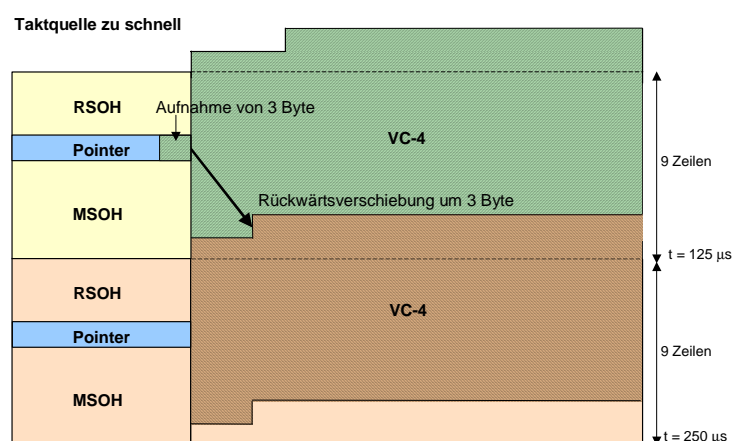


Bild: Negative Pointeradjustierung

## Transportmodule STM-N

In PDH verfügt jede Hierarchieebene über eine eigene Rahmenstruktur. Die Bitrate  $BR$  der europäischen Hierarchie  $n+1$  ergibt sich zu:

$$BR_{n+1} = m \times BR_n + A_{n+1} \quad (m = 4)$$

In  $A$  ist zusätzliche Übertragungskapazität für Stopfprozesse und hierarchiespezifische Betriebs- und Synchroninformationen enthalten.

Bei der Bildung der oberen SDH-Hierarchien entfällt jeglicher zusätzlicher Overhead. Jeweils 4, 16, 64 und 256 STM-1-Module werden byteweise gemultiplext. Dabei entstehen die Bitraten: 622 Mbit/s, 2.5 Gbit/s, 10 Gbit/s und 40 Gbit/s.

Zur Information sind die exakten Werte ebenfalls angegeben:

622,080	Mbit/s	(STM-4)
2 488,320	Mbit/s	(STM-16)
9 953,280	Mbit/s	(STM-64)
39 813,120	Mbit/s	(STM-256)

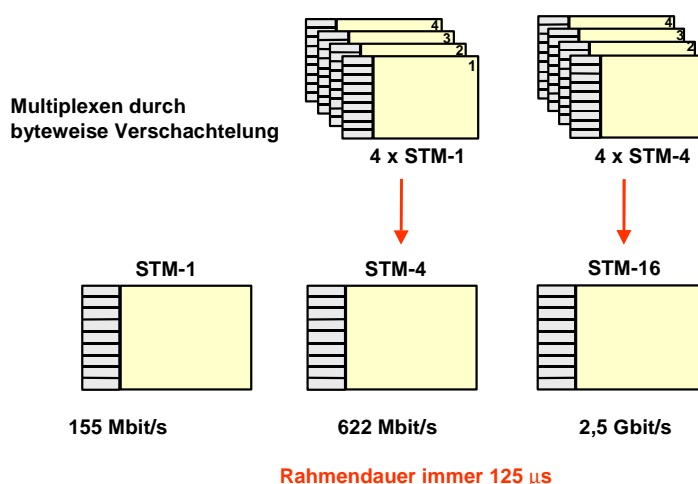


Bild: Bildung der SDH Hierarchie

## SDH

<b>Einheitliche Rahmenstruktur für alle Multiplexstufen</b>
<b>Synchrones Multiplexen (Pointer)</b>
<b>Byteweises Multiplexen</b>
<b>Zugriff auf Einzelkanäle durch Auswertung von 2 Pointers</b>
<b>Durchgängige Standardisierung aller Hierarchien</b>

## PDH

<b>Eigener Rahmenstruktur pro Multiplexstufe</b>
<b>Asynchrones Multiplexen</b>
<b>Bitweises Multiplexen</b>
<b>Zugriff auf Einzelkanäle durch Demultiplexen</b>
<b>Bitraten oberhalb 140 Mbit/s nicht standardisiert</b>

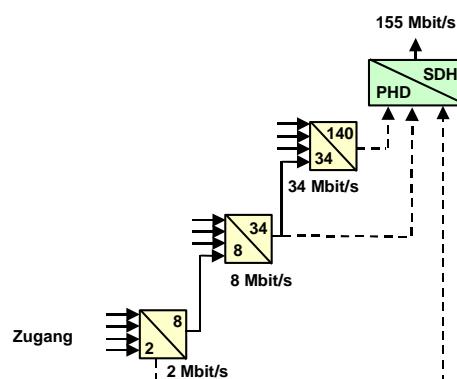


Bild: PDH und SDH im Vergleich

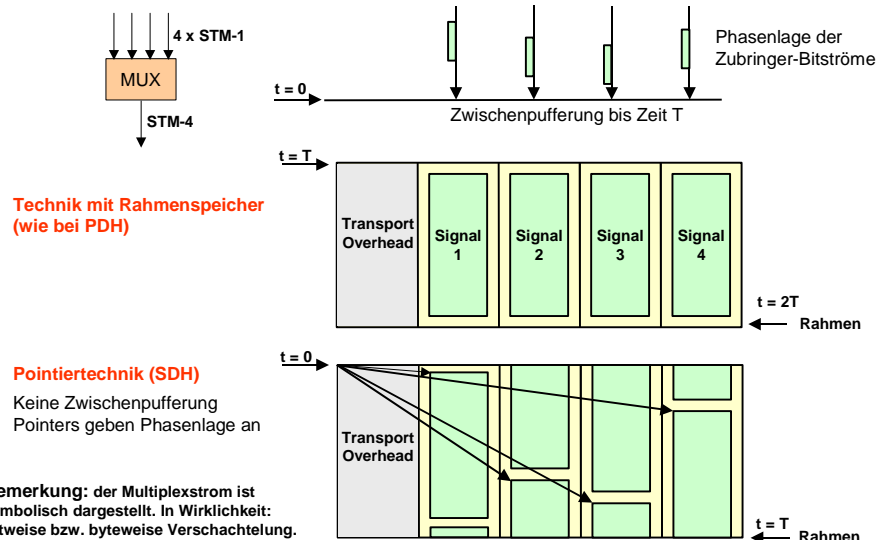


Bild: Unterschiede in der Transporttechnik

Das Pointer-Feld des übergeordneten Container VC-4 bezogen auf den Rahmenbeginn ist immer an fester Stelle. Durch Auswertung des Pointerwertes ist der Beginn des VC-4 bekannt. Innerhalb des VC-4 kann der Nutzlastbereich in ihren untergeordneten Virtuellen Containern frei gleiten. Die Lage der Pointer von untergeordneten Einheiten ist in bezug auf den Beginn des VC-4 festgelegt und somit durch Abzählen von Bits auffindbar.

In der PDH müssen die Zubringer innerhalb des gesamten Bitstroms durch Auswertung der Synchronisationssignale gesucht werden, in der SDH ist die Lage der Zubringer durch Auswertung von maximal zwei Pointern sofort bekannt.

**Vorteil:** Aufwendige Pufferspeicher zur Synchronisation der Nutzlast auf den Rahmenbeginn entfallen ebenso wie zeitliche Verzögerungen bei der Multiplexbildung.

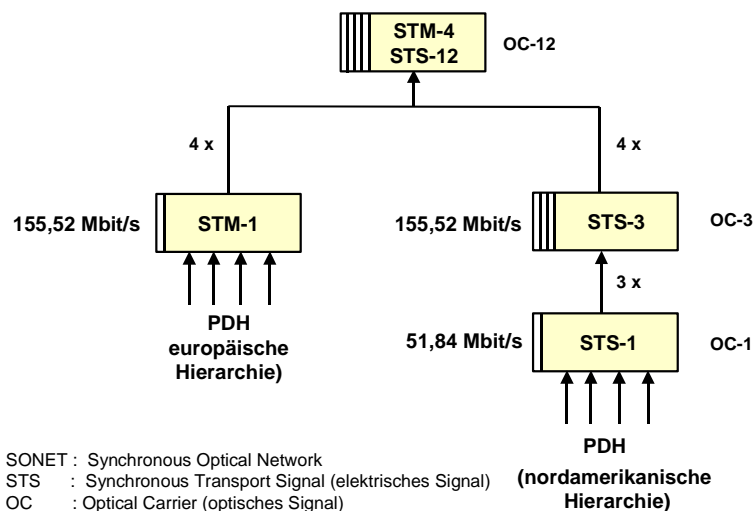


Bild: SDH und SONET

## SONET- (Synchronous Optical Network)

Die ersten Impulse für die neue Netztechnologie eines synchron optischen Netzes (Synchronous Optical Network, SONET) kamen Mitte der achtziger Jahre von führenden Telekommunikationsunternehmen in den USA. Oberstes Ziel bei der Standardisierung der SDH in Europa war es, einen weltweit gültigen, zu SONET kompatible Standard zu schaffen.

Die Grundbitrate von SONET ist 51 Mbit/s. Ein Multiplex von 3 solchen Einheiten bildet ein STM-1.

Das nordamerikanische System unterscheidet zwischen elektrischen (STS) und optischen Signal (OC).

Auch für SDH-Übertragungssysteme wurden SONET-Schnittstellen entwickelt. Sie finden ihren Einsatz in internationalen SDH/SONET-Verbindungen und in der Übertragung von europäischen PDH-Richtfunkzubringern bei 51 Mbit/s. Häufig wird für dieses Übertragungsprinzip auch die Bezeichnung STM-0 oder Sub-STM verwendet.