

Logische Schaltungen

Verbotene Zone: Bereich zwischen logisch 1 und logisch 0.

Negative Logik: 0 hochwertig, 1 niederwertig.

Power Dissipation: Wert, der die Verlustleistung des Gatters angibt.

Propagation Delay: Zeitdifferenz vom anlegen des Signals bis zum ausgeben des Ergebnisses.

Fan Out: Wert, der beschreibt, wie viele Eingänge an einen Ausgang angeschlossen werden können.

Fan In: Maximale Anzahl von Eingängen, die man zusammenschließen kann.

Schaltkreisfamilien:

TTL (Transistor-Transistor Logic): Großer Fanout, aber langes Propagation Delay, heute nur noch in der Weiterentwicklung mit Schottky Dioden im Einsatz.

ECL (Emitter Coupled Logic): geringes Propagation Delay, hohe Störsicherheit vs. Große Verlustleistung, hohe Kosten.

MOS (Metal Oxid Semiconductor): Nur bei hoch integrierten Schaltungen in Verwendung, Gatter finden hier kaum Verwendung.

CMOS (Complementary MOS): niedrige Leistungsaufnahme und großer Betriebsspannungsbereich, vor allem in Batteriebetriebenen Geräten im Einsatz.

Halbaddierer: zählt 2 einstellige Binärzahlen zusammen. Die Schaltung besitzt 2 Ausgänge, eine für die Summe und eine für den Übertrag.

Volladdierer und Halbaddierer können zu einem Paralleladdierer kombiniert werden.

Codierer:

Bei n Eingängen besitzt ein Codierer $\log_2 n$ Ausgänge. Der Codierer wandelt die Signale an den Eingängen in binäre Zahlen um. Zur Vermeidung von Problemen, wenn mehrere Eingänge logisch 1 sind wird ein Prioritätscodierer verwendet, der nur die Zahl mit dem höchsten Index betrachtet. Ein zusätzlicher Ausgang zeigt an, ob der Wert gültig ist.

Decodierer:

$\log_2 n$ Eingänge und n Ausgänge. Ein Ausgang geht nur dann auf 1, wenn die Binärzahl am Eingang seinem Index entspricht. Zur besseren Kontrolle gibt es auch hier ein Kontrolsignal, das anzeigt, wann etwas decodiert werden soll.

Multiplexer:

Erweiterung des Codierers. Er schaltet nur dann einen Eingang einer Zahl i frei, wenn an n Steuervariablen die gleiche Zahl anliegt. Signal wird unverändert an den Ausgang weitergeleitet.

Ohne Belegung der Eingänge liegt immer die Information des Eingangs 0 an. Um Fehlinterpretationen zu vermeiden, wird zusätzlich ein Enableeingang zugeschaltet, der logisch 0 ist, falls nirgendwo ein Signal an einem Eingang anliegt.

Demultiplexer

Hier bestimmen die Steuereingänge, auf welchen Ausgang das Eingangssignal durchgeschaltet wird. Um das Ruhestandproblem wie oben zu lösen ist auch hier ein Enableeingang zugeschaltet.

Sequenzielle Logik

Schaltungen, die Speicherzellen enthalten, nennt man sequenzielle Schaltungen. Ihre Ausgänge hängen von den Eingängen und vom Zustand des Systems ab.

Synchrone sequenzielle Logik:

Zustandswechsel/Änderung der gespeicherten Information wird nur zu bestimmten diskreten Zeitpunkten. Zeitpunktbestimmung durch Oszillatoren.

Asynchrone sequenzielle Logik

Zustandswechsel kann jederzeit durchgeführt werden.

Latches / Flip Flops

Schaltelement, das binäre Informationen speichern/abfragen/verändern kann.

RS Latch

Durch das Senden von bestimmten Kombinationen von S {1,0} und R {1,0} kann ein Bit in einem Flip Flop gespeichert und gelöscht werden.

Diese Schaltung ist asynchron, sie kann aber durch die Zuschaltung eines Steuereinganges an einen Clock pulse generator angeschlossen werden, der Speichern/Löschen nur zu bestimmten Zeitpunkten erlaubt.

Um den Fall R=1 S=1 zu eliminieren wird zusätzlich ein NAND Gatter eingebaut, das sicherstellt, dass R und S immer verschieden zueinander sind. Dies ist ein sogenannter D-Latch.

Der JK Flip Flop nutzt folgende Überlegungen:

Ein Latch mit Wert 1 muss nicht gesetzt werden
Ein zurückgesetztes Latch muss nicht gelöscht werden.

Der Flip Flop löst also nur die Setfunktion aus, wenn $\neg Q$ logisch 1 ist und löscht auch nur, wenn Q logisch 0 ist.

Register

Informationen bestehen aus n Bits, die auch gemeinsam gespeichert werden sollen.

Mehrere Flip Flops werden zu einem Register zusammen geschaltet. Durch das Anlegen einer Zusatzleitung clear, kann das ganze Register mit einem Mal gelöscht werden.

Schaltungen, die es ermöglichen, alle Bits eines Datenwortes simultan innerhalb eines gemeinsamen Clockpulses aufzunehmen, nennt man Register mit parallelem Laden.

Um nicht bei jedem Clockpuls die Information zu übernehmen, wird ein Steuereingang load zugeschaltet, der den Zeitpunkt des Ladevorgangs bestimmt.

Schieberegister

Ein Register, das die Information in beider Richtungen verschieben kann. Durch die Schaltung wird die Information pro Clockpulse um einen Flip Flop verschoben. Serielle Schaltung, wird zur Datenübertragung verwendet.

Zähler

Die Eingangssignale können von einem Clockpulsegenerator kommen. Solche Schaltungen können zum Beispiel zur Zeitmessung verwendet werden.

Auch hier kann man wieder zwischen synchron und asynchron unterscheiden.

Bei einem asynchronen Zähler kann man die anderen Flip Flops nur indirekt erreichen.

Weiter tritt Hazard auf, das heißt beim Antriggern eines weiteren Flip Flops vergeht etwas Zeit, was mitunter zu falschen Ergebnissen führen kann (7 zu 8 Problematik)

Bei einem synchronen Zähler werden durch einen Impuls alle JK Flip Flops gleichzeitig getriggert und der Wechsel der Stufen 0 und 1 wird durch die JK Eingänge gesteuert.

Man kann Zähler auf 0 zurücksetzen oder gewisse Zeiteinheiten laden. Ein Überlauf von 1111 auf 0000 kann wieder als Trigger für andere zeitabhängige Schaltungen angenommen.

Signalverarbeitende elektronische Schaltungen.

Operationsverstärker (OpAmp)

Häufig an Schnittstellen zwischen analogen und digitalen Schaltkreisen zu finden. Gekennzeichnet durch eine hohe Leerlaufspannungsverstärkung, die man durch Gegenkopplung mit ohmschen Widerständen (= äußere Beschaltung) auf ein gewünschtes Niveau bringen kann. Durch die Gegenkopplung wird zudem die Stabilität der Schaltung erhöht. Der OpAmp besitzt einen invertierenden und einen nichtinvertierenden Eingang. Erhöht man die Eingangsspannung gegenüber Masse (Nullpotential) auf dem invertierenden Eingang so erhält man eine negative Ausgangsspannungsänderung, beim nicht invertierenden Eingang eine positive Ausgangsspannungsänderung.

Komparatoren

Schaltung, mit deren Hilfe festgestellt werden kann, ob die Amplitude eines Signals gleich einem konstanten oder zeitlich begrenztem Referenzsignal ist.

Bestehen aus einem Operationsverstärker, in den die Eingangsspannung und die Referenzspannung fließt und aus dem die Ausgangsspannung ausgeht.

Wird eine Eingangsspannung angelegt, die höher als die Referenzspannung ist, gibt der OpAmp so lange logisch 1 aus, bis die Spannung wieder unter die Referenzspannung fällt.

Komparatoren für digitale Signale

Geben dann logisch 1 aus, wenn an beiden Eingängen das gleiche binäre signal anliegt.

Torschaltungen

Torschaltungen sind Netzwerke, die aus einem Signal für eine vorgegebene Zeit einen zeitlichen Anteil des Signals herauschneiden. Auch Zeitfilter genannt. Die Zeitbedingung wird über einen binären Steuereingang vorgegeben.

Torschaltungen für analoge Signale

Liegt am Eingang ein analoges Signal an, so lässt sich, mit Hilfe des Kontroll-Eingangs ein zeitlicher Ausschnitt des Eingangssignals verzerrungsfrei an den Ausgang schicken.

Torschaltungen für digitale Signale

Digitale Torschaltungen übertragen ein binäres Eingangssignal so lange an den Ausgang der Torschaltung, wie der Kontroll-Eingang dies zulässt. Wird der Kontrolleingang deaktiviert, bricht auch das Signal ab.

Schmitt Trigger

Ein analoges Signal, das dem Schmitt Trigger zugeführt wird, wird mit 2 Schwellwerten verglichen, überschreitet es den oberen Wert, nimmt der Ausgang einen binären Wert an, unterschreitet es den unteren Wert, nimmt der Ausgang den anderen binären Wert an.

Der Kennbereich zwischen den beiden Werten wird Hysterese genannt. Man kann damit Störungen und Verzerrungen eines Impulses beseitigen oder man kann damit einen bestimmten Spannungswert der Eingangsspannung detektieren.

Die Schalthysterese (Spannungsunterschied zwischen oberem und unterem Wert) darf nicht zu klein gewählt werden, da die Schaltung sonst instabil wird, weiters sollten Schmitt Trigger nicht in der Nähe elektromagnetischer Felder verwendet werden.

Ein Schmitt Trigger kann als Rechteckformer oder für die Impulsformung verwendet werden.

Invertierender Schmitt Trigger

Wenn die Amplitude des Eingangssignals den unteren Schwellwert unterschreitet, wird das Ausgangssignal aktiviert, wenn die Amplitude den oberen Schwellwert überschreitet, wird das Ausgangssignal deaktiviert.

Nichtinvertierender Schmitt Trigger

Wenn die Amplitude des Eingangssignals den oberen Schwellwert unterschreitet, wird das Ausgangssignal aktiviert, wenn die Amplitude den unteren Schwellwert unterschreitet, wird das Ausgangssignal deaktiviert.

Präzisions Schmitt Trigger

Die Werte des Ein und Ausschaltpegels können durch Schaltkreise unterschiedlicher Fertigungsart schwanken. Da diese Werte aber entscheidend für die Ausgangswerte sind, versucht man mittels eines Präzisions Schmitt Triggers die fertigungstechnischen Differenzen zu eliminieren. Zwei eingebaute Komparatoren vergleichen das Eingangssignal mit den gewünschten Umschaltpegeln und setzen einen RS Flip Flop, falls der obere Pegel überschritten wird, und löschen es wieder, wenn der unter Wert unterschritten wird.

Fensterdiskriminator

Der Fensterdiskriminator bestimmt ob ein eingehendes Signal, oberhalb eines oberen Grenzwertes, unterhalb eines unteren Grenzwertes oder dazwischen liegt. Die Fensterbreite wird durch die Fenstermitte (Mitte des Raums zwischen Ober und Untergrenze) und der Angabe der halben Fensterbreite festgelegt.

Zero Crossing Detector

Dieser Schalter schaltet ausgangsseitig dann binär um, wenn die Eingangsspannung den Wert 0 durchläuft. Die Dauer eines Umschaltens bei Eingangsspannung 0 ist sehr gering, dadurch können rechtzeitig weitere Schaltungen aktiviert werden, die an die Bedingung des Nulldurchgangs des Eingangssignals geknüpft sind.

Univibrator

Ein Univibrator kann ausgangsseitig zwei Zustände annehmen, von denen einer nur eine vordefinierte Zeit stabil ist. Dies ermöglicht Schaltzeiten von einigen Sekunden, bis Minuten. Auch monostabile Kippstufe genannt. Zur Hardwaremässigen Implementierung werden meist Kondensatoren verwendet, was bei sich auf gewisse Toleranzen bei der Verweilzeit niederschlägt. Man unterscheidet weiters den nicht-nachtriggerbaren und den nachtriggerbaren Univibrator.

Wenn ein Trigger Impuls den Univibrator auf ein HIGH Niveau gebracht hat und ein weiterer Impuls vor dem Ablauf der Verweilzeit am Eingang eintrifft, dieser aber nicht berücksichtigt wird (sprich das HIGH Niveau verschwindet nach Ablauf der durch den ersten Impuls ausgelösten Verweilzeit) dann handelt es sich um einen nicht nach-triggerbaren Univibrator. Wird der zusätzliche Impuls aber berücksichtigt (sprich, die Verweilzeit wird durch den 2. Impuls zurückgestellt) spricht man von einem nachtriggerbaren Univibrator.

Wenn man auf eine Implementierung mit Transistoren verzichten will, kann man die Dauer des HIGH Zustandes auch mit Hilfe eines Counters, der von einem Taktgenerator gespeist wird, beenden.

Signalgeneratoren

Signalgeneratoren sollen Impulse bestimmter Kurvenform erzeugen. Man kann dies z.B. durch Auf und Entladung eines Energiespeichers bewirken.

Rechteckgeneratoren

Ein Schwellwertschalter stellt, wenn ein zugeschalteter Kondensator einen Mindestwert unterschreitet, die Energieversorgung auf einen hohen Wert, dadurch wird der Kondensator aufgeladen. Überschreitet die Kondensatorspannung einen gewissen Richtwert, stellt der Schwellenschalter die Energieversorgung auf einen niedrigen Wert, sodass die Spannung entladen wird.

Diese Methode ist allerdings für hohe Ansprüche im Bereich Frequenzstabilität nicht geeignet, da die Frequenz von der genauen Reproduzierbarkeit der oberen/unteren Schwelle abhängt und auch temperaturabhängige Änderungen des Widerstandes auftreten können.

Quarzoszillator

Schwingquarze lassen sich durch elektrische Felder zu regelmässigen Schwingungen anregen, aus welchen ein Taktsignal mit geringen Abweichungen generiert werden kann.

Für noch höhere Ansprüche im Bereich Frequenzgenauigkeit wird in Europa das Signal des DCF77 (Normalfrequenzsender im Langwellenbereich) oder global das amerikanisch GPS Satellitensystem genutzt.

Sägezahngenerator

Ein Transistor wird durch ein Steuersignal zwischen Kollektor und Emitter leitend, die Ausgangsspannung fällt auf 0. Sobald das Steuersignal abbricht, sperrt der Transistor und die Ausgangsspannung steigt wieder linear an.

Programmierbarer Funktionsgenerator

Hiermit können beliebige Impulszeitfunktionen geliefert werden.

Ein gewünschte Impulszeitfunktion wird in n Zeitschlitze aufgeteilt. An den Stützstellen (Randbegrenzungen) dieser Schlitze werden jeweils die Ordinaten bestimmt. Diese Werte können jetzt binär gespeichert werden. Zwischen zwei benachbarten Stützstellen kann linear interpoliert werden.

Die Reproduktion der Impulszeitfunktion wird durch einfaches Auslesen der zuvor gespeicherten Werte durchgeführt. Über die Art des Auslesezyklus kann nun bestimmt werden, wie oft die Impulsfunktion ausgelesen wird (einmal, n mal, periodisch)

Analog Digital Umsetzer

Eine gewünschte Anzahl von Komparatoren wird parallel angeordnet und mit dem analogen Eingangssignal beschaltet. Den Kondensatoren sind aufsteigende Grenzwerte zugeordnet (z.B. Kondensator 1: $0 - 0,25$; Kondensator 2: $0,26 - 0,5$; Kondensator 3:)

Abhängig davon ob das Eingangssignal die voreingestellten Vergleichsspannungen über oder unterschreitet, nehmen die Ausgänge die Werte von logisch 1 oder logisch 0 an. Ein nachgeschalteter Codierer setzt die binären Signale in vereinbarte Codeworte um.

Digital Analog Wandler

Die Widerstände in einem Digital Analog Wandler werden so gewählt, dass durch sie bei einem geschlossenen Schalter ein Strom fließt, der dem betreffenden Stellenwert entspricht.

Durch eine Gegenkopplung des Operationsverstärkers mit einem Widerstand bleibt der Summationspunkt auf Nullpotential, so dass sich die Teilströme ohne gegenseitige Beeinflussung aufsummieren können.

Halbleiterspeicher

Man unterscheidet Halbleiterspeicher grundsätzlich in 2 Gruppen.

Tabellenspeicher dienen zum Speichern von Daten (Bitmuster).

Funktionenspeicher dienen zum Speichern von logischen Funktionen.

Tabellenspeicher: RAM (statisch,dynamisch), ROM, MROM, PROM, EPROM, EEPROM, Flash Eprom

Funktionenspeicher: PLD aufgeteilt in PLA, LCA und PAL (PPAL EPPAL EEPAL)

Tabellenspeicher

Für große Datenmengen sind Register zu aufwendig. Also benötigen wir eine Schaltung, die es uns ermöglicht, Datenwörter einer bestimmten Länge einfach zu speichern und wieder aufrufen zu können. Schreib/lese Speicher wird als RAM bezeichnet, Festwertspeicher wird als ROM bezeichnet.

RAM

Ein RAM Baustein muss Datenspeicherzellen, Adresseneingänge, Daten Ein/Ausgänge und ein Steuereingang besitzen.

Bei einem Lesezugriff wird über die Adresse der Inhalt der entsprechenden Datenspeicherzelle gelesen und an den Datenausgang weitergegeben. Die Information in der Speicherzelle bleibt aber erhalten.

Bei einem Schreibzugriff wird über die Adresse der Inhalt des Dateneingangs in eine leere oder nicht mehr benötigte Speicherzelle geschrieben.

Man muss beachten, dass die Schaltungen gewisse Zeit für die Operationen brauchen, hierzu bedient man sich Timing Diagrams, die bspw. angeben, wie lange die Information an den Eingängen anliegen muss, sodass sie vom RAM verarbeitet werden kann oder wie lange es braucht bis eine Information korrekt aus einem RAM geladen wurde.

Um zu verhindern, das ständig Informationen an den Datenausgang anstehen (Wort mit Adresse 00) führen wir zusätzlich einen Enable Schalter ein. Wenn er logisch 0 ist, dann liegt kein Wort am Datenausgang an.

Tristate Outputs

Durch Zusammenschaltung mehrerer Ausgänge kann es zu Fehlschaltungen kommen, die mit unter in der Zerstörung des Bausteins enden. In manchen Anwendungen muss man jedoch mehrere Ausgänge zusammenschalten. Für solche Zwecke werden Tristate Outputs verwendet, abschaltbare Ausgänge. Das ein und Ausschalten erfolgt über einen eigenen Steuereingang. Somit gibt es zusätzlich zu den logisch 1 und logisch 0 Zuständen auch noch einen dritten abgeschalteten, hochohmigen Zustand.

Tristate Outputs werden nur bei komplizierten Bauteilen angeboten, in Gattern haben sie kaum Verwendung. Die sogenannten Tristate Puffer, sie dienen nicht der Logikverarbeitung, sondern der Aufbewahrung von Daten. Weiters können mit Tristate Outputs dieselben Anschlüsse eines Bausteins auch bidirektional verwendet werden.

Open Collector Schaltung

Es kann in der Praxis passieren, dass man eine große Zahl von Ausgängen in einem Baustein vereinigen muss. Da es aber keine Bausteine mit größeren Anzahlen von Eingängen gibt und die stufenweises Kaskadierung der Schaltung unterschiedliche Signallaufzeiten bringt werden Open Collector Schaltungen eingesetzt.

Hierfür werden Gatter mit offenem Kollektorausgang benötigt, diese besitzen eine Transistor am Ausgang, dessen Emitter an der Masse und dessen Ausgang an eine Kollektorausgang beschaltet ist. Solche Ausgänge können parallel mit einem gemeinsamen Kollektorzweckwiderstand geschaltet werden. Wenn nun alle Gatterausgang in einem High Zustand sind, befindet sich auch die Ausgangsspannung in einem High Zustand, wenn jedoch nur ein Gatter in den Low Zustand geht, wird auch das Ausgangssignal in den Low Zustand fallen. Somit haben wir eine UND Verknüpfung für positive Logik an dem Ausgang geschaffen.

Eine Oder Verknüpfung entsteht, wenn die negierten Gatterausgänge über den Kollektor zusammengeschaltet werden und dann am Ausgang noch mal negiert werden.

Speicherbausteine

Dynamische und statische RAM Bausteine.

Statische

Information wird in Flip Flops gespeichert.

Die Information bleibt solange Spannung anliegt erhalten. Einfache Handhabung, kurze Zugriffszeiten vs. Hoher Preis, schwer zu integrieren.

Dynamische

Information wird in Kondensatoren gespeichert, verlieren aber aufgrund der elektrischen Ladung gerne die Information, darum wird alle 8 ms ein Refresh Signal geschickt, das die Information neu einspeichert.

Burst Refresh: Normalbetrieb wird unterbrochen, alles wird neu gespeichert, kein Speicherzugriff möglich.

Cycle Stealing: Einzelne Bereiche des Speichers werden getrennt neu gespeichert.

Transparent Refresh: Synchronisation des Refreshcontrollers mit dem Prozessor, so dass der Speicher des Benutzers nicht angegriffen wird.

Die langen Zugriffszeiten und die zusätzlichen Schaltungen des dynamischen RAMs können durch Interleaving kompensiert werden: Der Speicher wird in gleich große Teile aufgeteilt, wobei aufeinanderfolgende Speicherplätze in einem anderen Teil liegen. So kommt es bei sequentiellen Lesen zu einem Wechsel der Speicherbänke, und es kann in der nächsten Bank bereits mit dem Lesen begonnen werden, während in der vorigen Bank noch restauriert wird.

ROM

Information bleibt auch ohne Stromzufuhr erhalten, aber ist aufwändiger einzugeben.

ROM: Inhalt des Speichers bereits bei Herstellung festgelegt, nicht mehr änderbar.

PROM: Der Inhalt kann vom Anwender durch eine Schaltung einprogrammiert werden. Dies kann nur einmal geschehen. Vorteil: kein versehentliches Löschen, Nachteil keine Informationsänderung mehr möglich.

- EPROM:** Mit Schaltungen programmierbar, durch ultraviolettes Licht ~100x wieder löscher. Sehr aufwendig und kostspielig.
- EEPROM:** Kann elektrisch gelöscht werden, kann aber nicht anstelle eines RAMs verwendet werden, da die Zugriffszeiten wieder höher sind und ein Bit nur eine begrenzte Anzahl mal beschrieben werden kann. NOVRAM ist eine Verbindung zwischen EEPROM und RAM.
- Flash EPROM:** Mittelding zwischen EPROM und EEPROM, elektronisch löscher, aber nicht bitweise sondern nur komplett.

Funktionenspeicher:

Dienen zum Speichern von ganzen Funktionen. Gesamte Schaltung in ein Bauteil integriert, die entweder für eine bestimmte Anwendung gefertigt wird oder speziell adaptiert wird. Sehr kompakte Bauform, da es nur einen Baustein gibt und viele Verbindungen wegfallen, daher sind Funktionenspeicher sehr platzsparend und verlässlich. Trotzdem sind die hohen Produktionskosten nur bei großen Stückzahlen rentabel. Man unterscheidet PALs, PLAs, LCAs, PLDs und Gate Arrays.

PALs & PLAs

Programmable logic array. Vom Aufbau mit dem PLA sehr ähnlich. Bestehen aus AND und OR Gattern. Die Eingangsvariablen bzw. deren Negationen bilden mit den kreuzenden Eingängen der UND Gatter eine Matrix, mit der man alle benötigten Konjunktionen herstellen kann. In einer zweiten Matrix kann man die Verbindung zwischen UND und ODER Gattern am Ausgang herstellen. Bei PALs wird die oder Matrix vom Hersteller vorgegeben. Bei PLAs können deshalb Konjunktionen, die mehrmals vorkommen öfter in der oder Matrix vorkommen, was beim PAL nicht möglich ist. Dennoch haben PALs die PLAs größtenteils vom Markt verdrängt.

Möglichkeiten der Programmierung:

Einmalprogrammierung durch Schmelzsicherung:

Die Verbindungen werden durch dünne Halbleiterstreifen hergestellt, die durch einen Stromimpuls geschmolzen werden, alle nicht relevanten Leitungen werden weggeschmolzen. Irreversibel.

Mehrmalsprogrammierung durch Transistorbeschaltung

Die Verbindungen werden durch Transistoren ermöglicht, die über ein eingespeichertes Bit entscheiden ob die Verbindung durchgeschaltet wird. Durch eine Änderung des Bitzustandes kann die Verbindung umprogrammiert werden.

Der Entwurf eines PALs PLAs geschieht mit einer speziellen Hardwaresprache (ABEL = Advanced Boolean Expression Language)

PLAs und PALs bieten einen Mittelweg zwischen Standardbauteilen und ASICS

LCAs

Logic Cell Array. Bestehen aus einer Matrix von PALs. PALs und die Verbindungen zwischen ihnen können selbst adaptiert werden.

PLDs

Programmable Logic Devices. Ähnlicher Aufbau wie PLAs, jedoch mit mehr Kombinationsmöglichkeiten und Flip Flops. Entwurf und Programmierung geschieht wie bei PLAs mit Programmpaketen, PLDs lassen sich wie PLAs nur einmal programmieren, es gibt jedoch auch EPLDs, die löscher sind.

Gate Arrays

Gate Arrays sind vom Anwender direkt zu programmieren. Der Baustein enthält einen Vorrat an Gattern und anderen Grundelementen (Zähler, MUX) womit sich jede beliebige Funktion aufbauen lässt. Der Kunde entwirft mit Hilfe einer Software den Aufbau des Bausteins. Wird dann verwendet, wenn PLDs nicht mehr ausreichen, oder sie in größerer Stückzahl gebraucht werden.