

Im Fall eines PAGEFAULTS sind welche heuristischen Strategien anwendbar?

FIFO
LRU
LFU
NRU

Was versteht man unter *atomic actions*?

Auch als unteilbare Operation bezeichnet, ist eine Folge von Instruktionen, die entweder ganz oder gar nicht durchgeführt werden müssen. Bei asynchronem Wechsel von Blocked auf Running dienen sie dazu, invaliden Daten vorzubeugen.

Enwerfen Sie eine Laufzeitleitung für digitale Signale mit einer Verzögerungszeit von 100ns. Verwenden Sie dafür NAND-Gatter mit einer typischen Signallaufzeit von 25ns.

4 hintereinander geschaltete NAND-Gatter.

Was ist bei Prozessen der Unterschied zwischen den Zuständen „blocked“ und „suspended“?

Blocked: Der Zustand wird eingenommen wenn der Prozess an einem Punkt angekommen ist an dem er auf den Eintritt eines externen Ereignisses warten muss (zB Tastendruck auf Tastatur).

Suspended: entspricht einer Blockierung „von außen“, wird also in der Regel vom Betriebssystem oder einem anderen Prozess verursacht.

Aus welchen Datenbereichen besteht die Datenstruktur des „Semaphors“?

Ein Semaphor besteht aus einem Zähler und einer Warteschlange.

Welche potentiellen Gefahren bestehen in einem Rechnersystem, wenn ein direkter Zustandsübergang von BLOCKED nach RUNNING zulässig ist?

Dadurch wird der aktuelle Prozess asynchron beendet, was zu invaliden Daten führen kann. Bei den meisten Betriebssystemen ist dies nicht möglich. Bei Echtzeitsystemen ist diese Funktion beispielsweise für Notabschaltungen möglich (benötigt genauer Analyse).

Was muss das Betriebssystem machen, wenn zwischen zwei Threads, die zum gleichen Prozess gehören, umgeschaltet wird. (dh Scheduler führt einen Context Switch zwischen den Threads aus)?

Threadspezifische Daten (Lokale Variablen, Stack) retten

Register retten

Threadspezifische Daten vom neuen Thread zurückschreiben

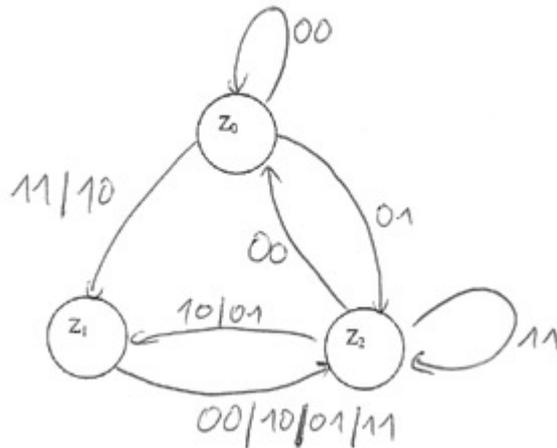
Register vom neuen Thread zurückschreiben

Wann tritt ein Pagefault auf?

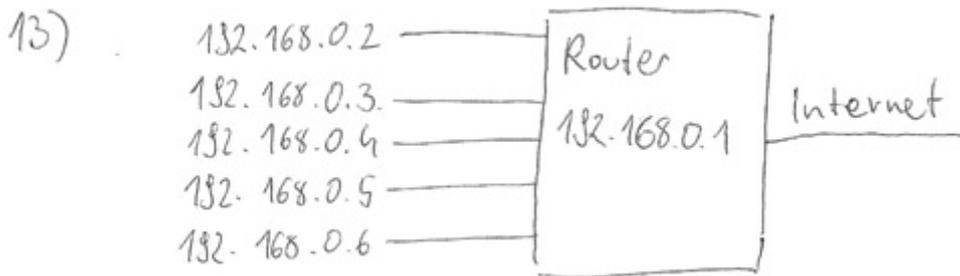
Ein Pagefault tritt genau dann auf wenn eine Adresse angefordert wird, die in einer Page ist, die nicht im Hauptspeicher, sondern auf der Platte liegt.

Zeichnen Sie ein Zustandsdiagramm das folgender Tabelle entspricht.

A	0	1	0	1
B	0	0	1	1
Z ₀	Z ₀	Z ₁	Z ₂	Z ₁
Z ₁	Z ₂	Z ₂	Z ₂	Z ₂
Z ₂	Z ₀	Z ₁	Z ₁	Z ₂



Sie wollen von zu Hause 5 Rechner an das Internet anschließen. Ihr Internet Provider stellt aber nur eine Class B Adresse zur Verfügung. Geben Sie eine Netzwerktopologie an, sodass jeder Rechner mit einem Server im Internet kommunizieren kann.



Nennen Sie die Adressierungsarten die Sie kennen!

- Implied Mode
- Register Mode
- Immediate Mode
- Direct Addressing ModeRegister
- Indirect Mode
- Program-Counter-Relative-Adressing Mode
- Indirect Addressing Mode

Eräutern Sie die direkte,indirekte,register-indirekte,programm-counter relative Adressierung!

direkt: Die Adresse des Datums ist i Maschinenbefehl gespeichert.

indirekt: Im Maschinenbefehl ist eine Speicheradresse enthalten, an der die Adresse des Datums steht

register indirekt: IM Maschinenbefehl ist angegeben in welchem Register die Adresse des Datums steht

programm counter relative: Im Maschinenbefehl ist ein Displacement angegeben das zum aktuellen Stand des PCs (Programm Counter) addiert werden muss um die entsprechende Adresse zu erhalten. Das Displacement ist eine positive oder negative Zahl

Was ist Interleaved Memory und wozu wird er eingesetzt?

Sequentielle direkt hintereinander liegende Befehle können schneller erreicht werden, da Adressen, die in verschiedenen Speicherblöcken liegen, schneller auf den Adressbus gelegt werden können, als es sonst – bedingt durch Zugriffszeiten der Bausteine – möglich wäre. Die Daten kommen dadurch ebenfalls schneller beim Prozessor an.

Nenne Sie die 3 Replacement Strategien

LRU, LFU, RANDOM

Erklären Sie die Buffered-Write-Methode im Zusammenhang mit Caches!

Welche Probleme können dabei auftreten?

Bei diesem Verfahren wird der neue Wert gleichzeitig in das Cache und in einen zweiten, schnellen Zwischenspeicher (Buffer) eingetragen. Während der Prozessor schon mit der weiteren Abarbeitung des Programms fortfahren kann, werden die gepufferten Daten in den Hauptspeicher übertragen. So kann die Datenkohärenz erhalten bleiben. Ein Problem tritt auf, wenn mehrere Schreiboperationen direkt aufeinander folgen und der Puffer daher nicht schnell genug in den Hauptspeicher übertragen werden kann. In diesem Fall muss der Prozessor warten.

DMA: Was es ist und warum es verwendet wird.

Direct Memory Access (DMA) ermöglicht es, die Kommunikation zwischen dem Prozessor und den meist sehr viel langsameren peripheren Geräten zu beschleunigen. Er dient zur direkten Übertragung großer Datenmengen vom bzw. zum Speicher, ohne die CPU dabei in Anspruch zu nehmen. Um Konflikte zu vermeiden, darf die CPU während des DMAs nicht auf den Bus zugreifen. Somit ist nicht sichergestellt, dass der Prozessor in der Zeitspanne, die zum Transfer nötig ist, Aufgaben durchführt, die ohne externen Buszugriff möglich sind. Auch ist eine zusätzlich Kontrolleinheit nötig – der DMA-Controller.

Vorgang des DMA erklären

1. Der Prozessor teilt dem DMAC die Adresse der Quelle (resource pointer), die des Ziels (destination pointer) und die Größe der zu übertragenden Daten (block length) mit. Hierauf kann die CPU mit der Abarbeitung des Programms fortfahren. 2. Der DMAC fordert nun vom entsprechenden Gerät die Daten an und wartet, bis es zum Transfer bereit ist. 3. Nach dem Ende der Übertragung meldet der DMAC dem Prozessor den erfolgreichen Abschluss der Aktion meistens per Interruptsignal. Die Daten werden also direkt zwischen I/O-Device und Speicher ausgetauscht.

Wozu dient ein virtueller Speicher

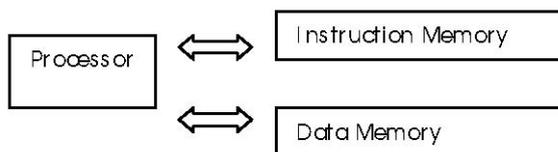
Bei einer großen Anzahl gleichzeitig speicherresidenter Programme waren vor der Erfindung dieses Konzeptes sehr große Speicher notwendig. In der Zeit der Kernspeicher waren jedoch der Kapazität Grenzen gesetzt. Diesem Problem wurde durch die Erfindung des virtuellen Speichers abgeholfen: Im Prinzip dient dabei ein Externspeicher (eine Disk) als virtueller Hauptspeicher. Da ein Prozessor nur auf den physikalischen Hauptspeicher direkt zugreifen kann, werden die für die Exekution benötigten "Abschnitte" einfach vom Externspeicher geladen. Zu jedem Zeitpunkt ist also nur der gerade benötigte Teil eines Programms speicherresident.

Welchen Vorteil besitzt die „von Neumann“ und die „Harvard-Architektur“! Geben Sie auch schematische Darstellungen dieser beiden Architekturen an!

Von Neumann-Architektur. Programme und Daten werden in ein und demselben Speicher gehalten und über einen einzigen Datenbus übertragen.



Harvard-Architektur : Programme und Daten werden in getrennte Speichern gehalten und über getrennte Busse übertragen.



Welchen Vorteil besitzt die „Harvard-Architektur“ gegenüber „von Neumannschen“, und wo wird dieser genutzt?

Bei der Harvard Architektur ist ein simultaner Zugriff über getrennten Speichern für Daten und Instruktionen möglich. Dieser Vorteil wird beim Instruction-Pipelining genutzt.

Sprünge (bedingte und unbedingte):

Sprünge können sowohl auf Register-Transfer-Ebene als auch auf Maschinen-Code-Ebene erfolgen. Bei dieser Operation wird der MIC (bzw. Programm-Counter) mit einem neuen Wert geladen. Bei bedingten Sprüngen kann zusätzlich eine Bedingung angegeben werden, die erfüllt sein muss, damit ein Sprung erfolgen kann.

Subroutine Calls

Da es bei umfangreicheren Programmen oft vorkommt, dass eine bestimmte Folge von Befehlen öfters vorkommt, wird dieser nur einmal programmiert und von verschiedenen Stellen aus aufgerufen. Danach wird die Return-from-Subroutine-Instruktion ausgeführt, die an der Stelle nach dem Aufruf der Subroutine im Programm fortsetzt. Es sind auch geschachtelte Aufruffolgen möglich. Call-Subroutine:

- Retten des PC, der Registerinhalte und des PSW
- Laden des PC mit der Startadresse (stellt einen Teil des Befehls dar) der Prozedur

- Beginn der Abarbeitung der Prozedur durch den Interpreter

- Return-from-Interrupt-Subroutine

1. Wiederherstellung des PSW und der Registerinhalte

2. Laden des PC mit dem Wert, der beim Call-Subroutine-Befehl gesichert wurde (der PC zeigt nun auf die erste Instruktion nach dem Call-Subroutine-Befehl)

3. Fortsetzen des Programmablaufes

Interrupts

Dieses Konzept ermöglicht die Bewältigung von diversen Problemen, die nicht im Programmablauf vorgesehen sind. Dabei wird der Programmablauf unterbrochen und die ISRs (Interrupt Service Routinen) aufgerufen. Danach kann meist das unterbrochene Programm fortgesetzt werden. Die Interrupts sind mit Subroutinen vergleichbar (Unterschied: Werden durch prozessorinterne Ausnahmefälle oder externe Ereignisse ausgelöst).

Was sind Race Conditions?

Das sind Schwierigkeiten, die durch nie zu bestimmende „Exekutionsreihenfolgen“ paralleler Prozesse auftauchen können. Bsp: Druckerwarteschlange Race Conditions liegen vor, wenn das „Ergebnis“ der Ausführung eines Programmsystems von der relativen „Geschwindigkeit“ der beteiligten Prozesse abhängt. Das Eingrenzen dieses Problem, das durch die parallele Abarbeitung entsteht, ist durch das relativ seltene und indeterministische Auftreten eine äußerst schwierige und zeitraubende Angelegenheit. Die Eigentliche Ursache ist die Tatsache, dass das P_SIGNAL ignoriert wird, wenn der Empfängerprozess nicht im Zustand BLOCKED ist □ mittels P_SIGNAL gemeldetes Eintreten eines Ereignisses „aufheben“, wenn der empfangene Prozess (noch) nicht im Blockierungszustand ist. Eine oft verwendete Möglichkeit ist es, im READY-Zustand ankommende Ereignismeldungen in einer Liste im Prozessdeskriptor zwischenspeichern und bei einem späteren P_SLEEP gar keine Blockierung mehr vorzunehmen. In diesem Zusammenhang ist es üblich, von anstehenden Ereignissen zu

Was versteht man unter Trashing?

Ein Phänomen, das beim Paging auftritt, wenn der Speicher zu klein ist um alle Working Sets aufzunehmen: Die Maschine ist praktisch ausschließlich damit beschäftigt, die referenzierten Pages vom Externspeicher zu laden.

Nennen Sie alle Layer des ISO OSI Reference Models!

Layer 1: Physical Layer:

Die Aufgabe des Layers besteht grob gesagt in der Übertragung einzelner Bits

Layer 2: Data Link Layer

Dieser Layer teilt die Daten in „mundgerechte“ Stücke und versieht sie mit Header und Trailer

Layer 3: Network Layer

Der Network Layer ist für den eigentlichen Betrieb des Communication Subnets zuständig. Hier sind bereits echte End zu End Verbindungen zwischen Hosts möglich.

Layer 4: Transport Layer

Dieser Layer ist für die Abschirmung der höheren Layer von gewissen Eigenheiten des Network Layers zuständig.

Layer 5: Session Layer

Der Session Layer ist für die Kommunikation zwischen Prozessen auf verschiedenen Hosts zuständig

Layer 6: Presentation Layer

Dieser Layer ist im wesentlichen mit der Syntax und der Semantik der übertragenden Informationen befasst, sprich hier findet eine Konversion in passende Formate statt. Außerdem werden hier Daten verschlüsselt.

Layer 7: Application Layer

Der letzte Layer enthält die eigentliche Applikation, für welche die ganzen Services des Netzwerks gedacht sind (zB File Server oder E-Mail Services)

Welches Problem tritt beim Linken im Zusammenhang mit direkter Adressierung auf und wie kann es behoben werden?

Beim Linken entstehen durch das Zusammenfügen von Modulen Veränderungen in den Adressen der Sprungziele. Bei direkter Adressierung muß der Linker eine Modifikation der Operanden durchführen, da sonst die Adressen der Sprungziele verfehlt werden. Für die Code-Segmente können Probleme dieser Art durch die Berücksichtigung der Konvention für Position Independent Code (PIC) gelöst werden. Dabei werden z.B. statt absoluter Sprungadressen nur die Distanzen (Displacements) von der aktuellen Adresse angegeben. Da sich durch die Verschiebung die Displacements nicht ändern, entfallen die Operandenmodifikationen völlig.

Kann es zwischen Threads zu einem Deadlock kommen?

Es kann dazu kommen, weil die meisten Programme nicht für parallele, sondern für sequentielle Abarbeitung geschrieben sind. Je mehr Programme parallel ausgeführt werden müssen, desto größer ist die Wahrscheinlichkeit eines Fehlers, weil die Verwaltung komplizierter wird.

Möglichkeiten der Behandlung eines Deadlocks:

1. Deadlock Detection and Recovery: im Zuge der ganz gewöhnlichen Zuteilungen und Freigaben von Objekten wird der Resource Allocation Graph aktualisiert und auf Deadlock-Situationen untersucht. Bei Auffinden solcher Zyklen, wird er durch das Terminieren der beteiligten Prozesse aufgelöst. Nachteile: die recht brutale Vorgehensweise kann zu Problemen

führen und die Analyse des Graphen verursacht einen nicht unerheblichen System-Overhead beim Type-Management.

2. Deadlock Prevention: basiert darauf, allein durch die Beachtung gewisser Kriterien beim Design eines Betriebssystems eine der notwendigen Bedingungen für einen Deadlock a priori zu "verletzen", wodurch ein solcher gar nicht entstehen kann.
3. Deadlock Avoidance: auch dieser Methode liegt eine sorgfältige Beobachtung der Objekt-Anforderungen zugrunde: es wird versucht vorausschauend zu klären, ob die Zuteilung irgendeiner späteren Deadlocks nach sich ziehen kann. Es gibt dafür zwar Algorithmen, aber diese liefern nur im Falle des Vorhandenseins gewisser zusätzlicher Informationen "sichere" Zuteilungsentscheidungen.

Welche Weiterentwicklungen der RISC Architektur sind im Vorlesungsbuch beschrieben?

SPARC-Architektur (Scalable Processor Architecture)

MIPS-Architektur (Microprocessor without Interlocking Stages)

Welche löschbaren optischen Platten gibt es und auf welchen physikalischen Prinzipien beruhen sie?

rein optische Platten: Beim **Schreiben** wird ein dünner Film einer besonderen Metallegierung mittels eines leistungsstarken Lasers zum Schmelzen gebracht, was einen Übergang vom kristallinen zum amorphen Zustand zur Folge hat, der weniger Licht reflektiert. Dies wird dann beim **Abtasten** mit einem schwächeren Laser ausgenutzt, indem man die Stärke des reflektierten Lichtes mißt. Beim **Löschen** wird die gesamte Plattenoberfläche einheitlich erhitzt und alle Teilchen der Metallegierung in den kristallinen zurückversetzt.

magneto-optisch Platten: Beim **Schreiben** wird ein dünner Film einer besonderen Metallegierung mittels eines Lasers erhitzt, was die Umpolung von einzelnen magnetischen Bezirken mittels eines Magnets, der auf dem Schreib-Lesekopf angebracht ist, erleichtert. Das Metall kühlt schnell ab und die Information bleibt erhalten. Beim **Lesen** nützt man die Eigenschaft aus, daß die Magnetisierungsrichtung der magnetischen Bezirke die Schwingungsebene des polarisierten Lichtstrahles des Lasers an der Plattenoberfläche entweder nach links oder rechts dreht (log. 1 oder 0). Das **Löschen** erfolgt wiederum durch allgemeine Erhitzung der gesamten Plattenoberfläche, wobei alle magnetischen Bezirke gleichsinnig ausgerichtet werden.

Was ist ein endlicher deterministischer Automat?

endlich: die Anzahl der Zustände des Automaten ist begrenzt

deterministisch: aus der Eingangsinformation und dem Vorzustand läßt sich stets eindeutig vorherbestimmen, in welchen Zustand der Automat wechseln wird.

Definieren Sie die Hysterese beim Schmitt-Trigger

Der Schmitt-Trigger ist ein analoger Komparator mit Mitkopplung. Er arbeitet als Vergleicher für zwei analoge Spannungen und funktioniert als Schwellwertschalter: Bei Überschreiten einer bestimmten im Schmitt-Trigger eingestellten Schwellspannung nimmt der Ausgang den Maximalwert (logisch - 1) an, im anderen Fall den Minimalwert (logisch-0). Durch die Mitkopplung besitzt er im Gegensatz zum reinen Komparator jedoch geringfügig unterschiedliche Ein- und Ausschaltsschwellen, die um den Hysterese genannten Wert auseinanderliegen.

Die ALU generiert zwei Signale N und Z. Geben Sie an was diese bedeuten!

Z = Nullbit (Zero). Zeigt an, ob das Ergebnis der vorhergehenden Rechenoperation Null ist

N = Negativbit. Wird gesetzt, wenn das Ergebnis der Operation als negative Zahl zu interpretieren sein kann

Erläutern Sie die Funktion der anti-parallelen Diodenschaltung im Gegenkopplungs-zweig des Operationsverstärkers eines Zero-Crossing Detectors

Um einen gesättigten Betrieb der Ausgangsstufe der Operationsverstärkers und eine dadurch bedingte zusätzliche Schaltverzögerung zu vermeiden, schaltet man zwischen Ein- und Ausgang eine zweiseitige Begrenzerschaltung bestehend aus einer anti-parallelen Diodenschaltung zur Begrenzung der negativen und positiven Ausgangsspannung.

Was passiert mit dem Vorzeichenbit bei einem arithmetischen Rechtsshift?

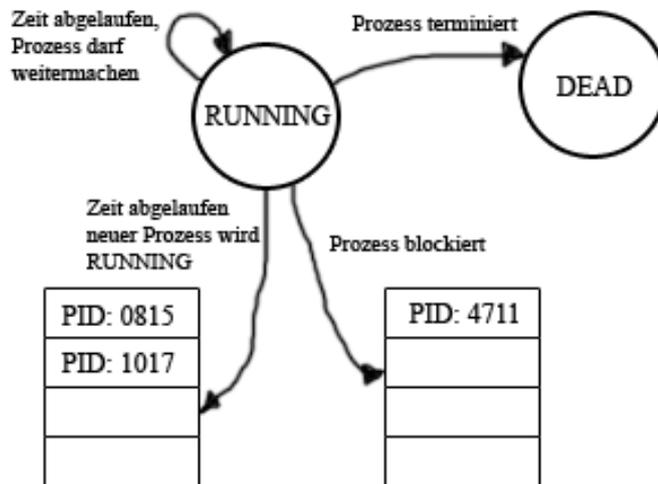
Das höchstwertige Bit wird einfach wieder eingefügt und so das Vorzeichen erhalten.

Was versteht man unter Context Switch Time?

Prozessorwechselzeit – ist die für die Berechnung einer Scheduling Entscheidung notwendige Zeit und sollte minimal sein.

Erklären Sie die funktionsweise vom Round-Robin Scheduling

Das Round-Robin-Verfahren gewährt allen Prozessen nacheinander für jeweils einen kurzen Zeitraum Zugang zu den benötigten Ressourcen; man nennt dies auch Arbitrierung.



Nennen Sie alle Prozesszustände in einem Betriebssystem und zu welchem Zustand sie jeweils führen können.

CREATED → READY

READY → SUSPENDED, RUNNING, DEAD

RUNNING → READY, BLOCKED, DEAD

BLOCKED → RUNNING, DEAD, SUSPENDED, READY

SUSPENDED → READY, BLOCKED

DEAD

Wodurch unterscheidet sich bei USB die Connect Erkennung von Full-Speed und Low-Speed Geräten?

Es gibt zwei Datenleitungen D+ und D- die an den Ports der Hubs mit Widerständen von jeweils 15kΩ mit der Masse verbunden sind. Dagegen ist beim USB-Gerät eine Leitung mit +3,3V verbunden. Bei Full-Speed Geräten ist das die D+ Leitung, bei Low-Speed Geräten die D- Leitung.

Geben Sie die Formel für die durchschnittliche Speicher-Zugriffszeit an. Die Trefferrate soll mit h angegeben werden.

$$T(\text{eff}) = h \cdot T(\text{cache}) + (1-h) \cdot T(\text{main})$$

Was versteht man unter Cycle Stealing Verfahren?

Ist ein mögliches Refresh-Verfahren für DRAMs

Um eine lange Blockierung von Speicherzellen zu vermeiden, kann man die Refreshvorgänge für einzelne Teile des Speichers getrennt durchführen.

Welche anderen Refresh-Verfahren gibt es?

Burst Refresh: Der Normalbetrieb wird unterbrochen um bei allen Speicherzellen ein Refresh durchzuführen. Während dieser Zeit ist kein Zugriff auf den Speicher möglich.

Transparent Refresh: Bei diesem Verfahren synchronisiert man Refreshcontroller mit dem Prozessor um die laufenden Prozesse nicht anhalten zu müssen.

Was versteht man unter Interlocking beim Pipelining Konzept?

Beim Pipelining wird der Mechanismus gestoppt sobald die Decoding Unit einen Sprungbefehl erkennt. Die Freigabe erfolgt erst sobald die Zieladresse des Sprunges ermittelt worden ist oder der Program Counter erneuert wurde.

Formeln für Kondensatorladung / Entladung

Aufladen: $U(t) = U_0 * (1 - e^{-(t/\tau)})$

Entladen: $U(t) = U_0 * e^{-(t/\tau)}$